

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ
ФЕДЕРАЦИИ
Федеральное государственное автономное
образовательное учреждение высшего образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

Методические указания

по выполнению практических работ

по дисциплине «вычислительные машины системы и сети»

Для студентов направления подготовки 09.03.02 Информационные системы и технологии, направленность (профиль) Информационные системы и технологии в бизнесе

(ЭЛЕКТРОННЫЙ ДОКУМЕНТ)

Невинномысск 2021

Методические указания разработаны в соответствии с требованиями ФГОС ВО в части содержания и уровня подготовки выпускников по направлению подготовки 09.03.02 Информационные системы и технологии.

В методических указаниях излагаются цели, задачи и приведены порядок выполнения лабораторного практикума, обработки экспериментальных данных, основы теории, описание опытных установок, перечень контрольных вопросов для самоподготовки и список рекомендуемой литературы. Рассмотрены основы теории, не отраженные в учебной литературе, и приведены методики выполнения экспериментальной части работы.

СОДЕРЖАНИЕ

ОРГАНИЗАЦИЯ ЛАБОРАТОРНОГО ПРАКТИКУМА.....	4
КОМПЛЕКТ ЛАБОРАТОРНОГО ОБОРУДОВАНИЯ ТИПА К32	5
ЛАБОРАТОРНАЯ РАБОТА 1 «ИССЛЕДОВАНИЕ РАБОТЫ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ»	7
ЛАБОРАТОРНАЯ РАБОТА 2 «ИССЛЕДОВАНИЕ РАБОТЫ КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ ЦЕПЕЙ»	11
ЛАБОРАТОРНАЯ РАБОТА 3 «ИССЛЕДОВАНИЕ РАБОТЫ ТРИГГЕРОВ».....	15
ЛАБОРАТОРНАЯ РАБОТА 4 «ИССЛЕДОВАНИЕ РАБОТЫ РЕВЕРСИВНЫХ СЧЕТЧИКОВ ИМПУЛЬСОВ»	18
ЛАБОРАТОРНАЯ РАБОТА 5 «ИССЛЕДОВАНИЕ РАБОТЫ СЧЕТЧИКОВ И ДЕШИФРАТОРОВ».....	27
ЛАБОРАТОРНАЯ РАБОТА 6 «ИССЛЕДОВАНИЕ РАБОТЫ СЕЛЕКТОРА-МУЛЬТИПЛЕКСОРА».....	32
ЛАБОРАТОРНАЯ РАБОТА 7 «ИССЛЕДОВАНИЕ РАБОТЫ ЦИФРОВОГО СУММАТОРА В ИНТЕГРАЛЬНОМ ИСПОЛНЕНИИ»	41
ЛАБОРАТОРНАЯ РАБОТА 8 «ИССЛЕДОВАНИЕ РАБОТЫ РЕГИСТРОВ СДВИГА ИНФОРМАЦИИ».....	47
ЛАБОРАТОРНАЯ РАБОТА 9 «ИССЛЕДОВАНИЕ РАБОТЫ ПРЕОБРАЗОВАТЕЛЕЙ КОДОВ».....	58

Организация лабораторного практикума

Все лабораторные проводятся фронтально. Подгруппа студентов распределяется преподавателем на бригады по 2 – 4 человека.

Каждое занятие состоит из четырех этапов: подготовки к лабораторной работе; предварительной беседы преподавателя; выполнения лабораторной работы; составления отчета и защиты выполненной работы.

В ходе предварительной беседы преподаватель раскрывает смысл и цель предстоящей работы, напоминает основные положения теории, разбирает методику сложных измерений и производит допуск к работе по результатам устного опроса.

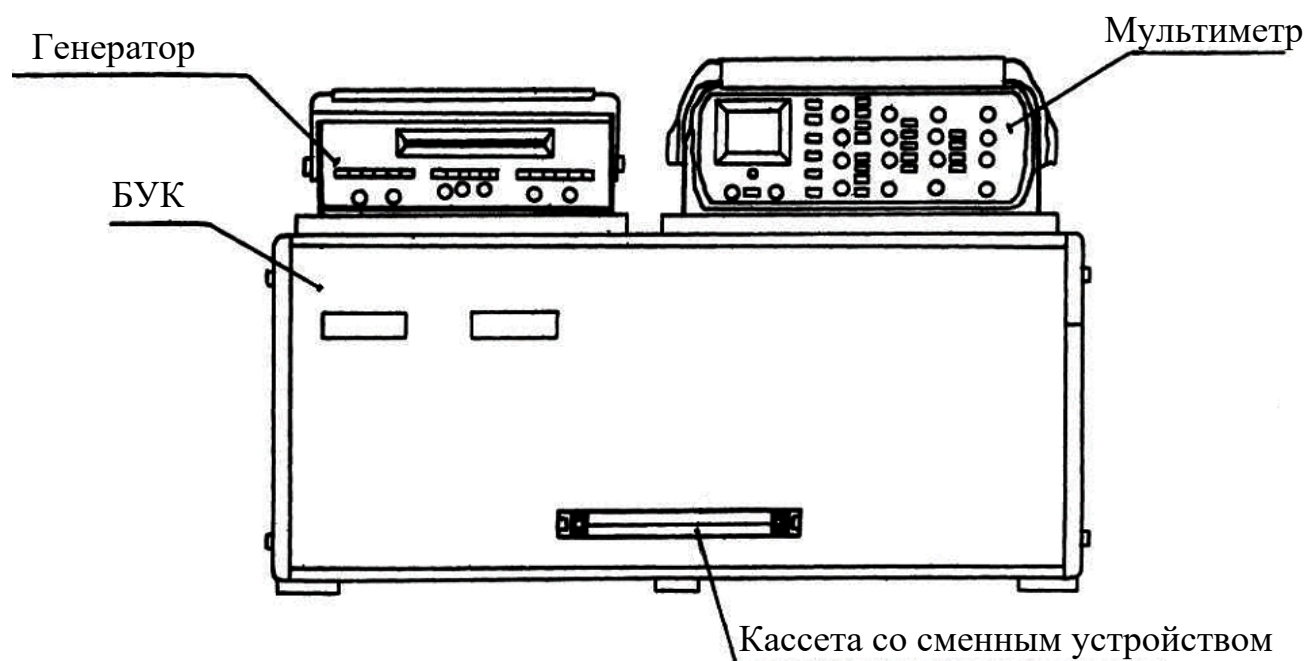
Подготовка к работе проводится студентами самостоятельно и включает повторение теоретического материала, ответы на контрольные вопросы, заготовку таблиц для отчета и выполнение предварительных расчетов.

Питание на сменные устройства (+5В, +15В, –15В) подается после проверки преподавателем или лаборантом правильности сборки испытуемой схемы и получения разрешения на проведение экспериментальных работ. После окончания работы, прежде чем выключить питание, студент должен показать полученные результаты преподавателю.

В отчете должны быть приведены: исследуемая схема; таблицы результатов измерения; необходимые расчеты; ответы на контрольные вопросы. Ход выполнения работ должен сопровождаться краткими пояснениями. После выполнения работы стенд и приборы обесточиваются, съемные элементы и соединительные провода предъявляются преподавателю или лаборанту.

Комплект лабораторного оборудования типа К32

Комплект лабораторного оборудования К32 состоит из следующих составных частей (см. рис. на стр. 5): блока управления комплектом (БУК); блока мультиметра К32 (БМ К32) (далее мультиметр); устройства вспомогательного для осциллографов типа Л31 (далее генератор); кассеты устройств сменных (УС).



БУК состоит из следующих частей (см. рис. на стр. 6): передней панели (ПП); программатора серии импульсов (ПСИ); блока цифровой индикации (БЦИ); блока аналоговых сигналов (БАС); блока питания (БП).

Органы управления на ПП БУК объединены в группы согласно их функциональному назначению. Обозначение « $\overline{A} \boxed{B}$ » у кнопок означает, что если кнопка не нажата, то выполняется функция А, а если нажата, то выполняется функция В.

Лабораторная работа 1

Исследование работы логических элементов

Цель работы: исследовать функциональные возможности и изучить электрические свойства логических элементов.

Программа работы

1. Составить таблицы истинности исследуемых элементов.
2. Построить временные диаграммы работы.
3. Записать логические уравнения.
4. Определить типы исследуемых элементов.
5. Измерить с помощью мультиметра (осциллографа) напряжение логического нуля U_0 и логической единицы U_1 применяемых элементов.
6. Составить и защитить отчет по результатам проведенных исследований.

Краткие сведения из теории

Булева алгебра оперирует двоичными переменными – логическим нулем 0 и логической единицей 1. Эти переменные используются для построения булевой или переключательной функции $f(x_1, x_2, \dots, x_N)$ относительно аргументов x_1, x_2, \dots, x_N , которая может принимать только два значения – 0 или 1. Логическая функция может быть задана словесно, алгебраическим выражением, таблицей истинности или временными диаграммами.

Устройства, выполняющие в аппаратуре логические операции, называют логическими элементами. Простейших логических операций три: отрицание (инверсия) или операция НЕ (описывается логической функцией $Y = \bar{X}$); логическое умножение (конъюнкция) или операция И (описывается логической функцией $Y = X_1 X_2$); логическое сложение (дизъюнкция) или операция ИЛИ (описывается логической функцией $Y = X_1 + X_2$).

Булева алгебра базируется на нескольких аксиомах: аксиоме отрицания $0 = \bar{1}$ (ноль равен не единице, единица равна не нулю); аксиоме логического

умножения $0 \times 0 = 0$, $1 \times 0 = 0 \times 1 = 0$, $1 \times 1 = 1$; аксиоме логического сложения $0 + 0 = 0$, $1 + 0 = 0 + 1 = 1$, $1 + 1 = 1$.

На аксиомах основаны законы булевой алгебры: переместительный закон: $X_1X_2 = X_2X_1$, $X_1 + X_2 = X_2 + X_1$; сочетательный: $X_1(X_2X_3) = X_2X_1X_3$, $X_1 + (X_2 + X_3) = X_2 + X_1 + X_3$; закон повторения: $X \times X = X$, $X + X = X$; закон обращения: если $X_1 = X_2$, то $\overline{X_1} = \overline{X_2}$; закон двойной инверсии: $\overline{\overline{X}} = X$; закон нулевого множества: $X \times 0 = 0$, $X + 0 = X$; закон универсального множества: $X + 1 = 1$, $X \times 1 = X$; закон дополнительности: $X \times \overline{X} = 0$, $X + \overline{X} = 1$; распределительный закон: $X_1(X_2 + X_3) = X_1X_2 + X_1X_3$, $X_1 + (X_2X_3) = (X_1 + X_2)(X_1 + X_3)$; закон поглощения: $X_1 + X_1X_2 = X_1$, $X_1(X_1+X_2) = X_1$; закон склеивания: $X_1X_2 + X_1\overline{X_2} = X_1$, $(X_1 + X_2)(X_1 + \overline{X_2}) = X_1$; закон инверсии (Де Моргана): $X_1X_2 = \overline{\overline{X_1} + \overline{X_2}}$, $\overline{X_1X_2} = \overline{X_1} + \overline{X_2}$, $\overline{X_1 + X_2} = \overline{X_1} \times \overline{X_2}$.

Применение этих законов позволяет реализовать заданную логическую функцию на различных логических элементах.

В зависимости от вида выполняемой логической функции в обозначениях интегральных микросхем используют следующие типовые сочетания букв: ЛА – элемент И-НЕ; ЛИ – элемент И; ЛЕ – элемент ИЛИ-НЕ; ЛЛ – элемент ИЛИ; ЛП – прочие логические функции.

При графическом изображении логических элементов используют прямоугольник, в верхней части которого указывают символ функции: & – для И; 1 – для ИЛИ; =1 – для исключающего ИЛИ.

Входы показывают с левой стороны прямоугольника, выходы – с правой. Инверсные выходы и входы выделяют небольшим кружком у вывода. Выводы питания и общий обычно не показывают, либо подводят их к левой или правой стороне прямоугольника и обозначают звездочкой.

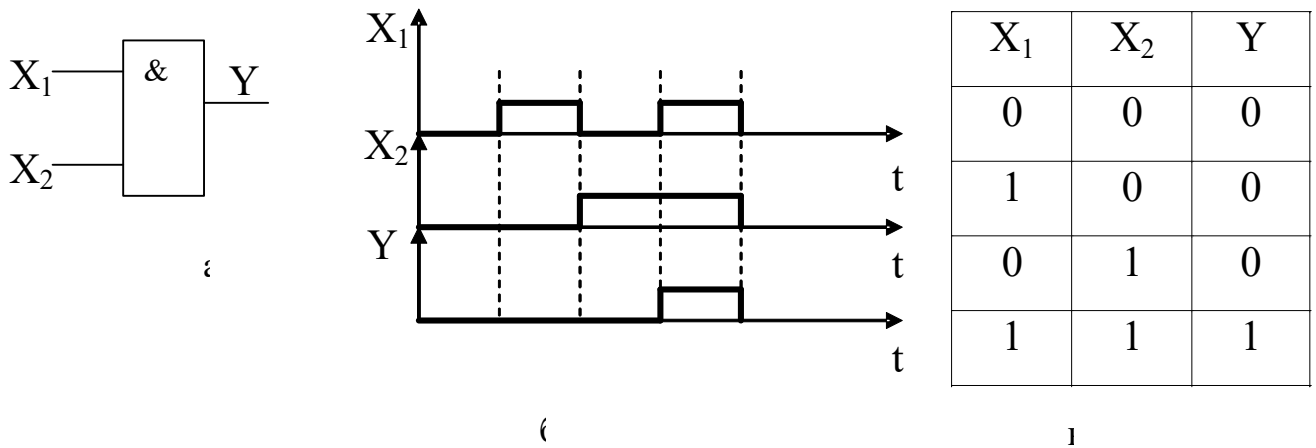


Рисунок 1.1 – Логический элемент И (а), временная диаграмма (б),
таблица истинности (в)

Описание лабораторной установки

Исследуемые микросхемы К155ЛЛ1, К155ЛА4, К155ЛН1, К155ЛП5, К155ЛЕ1 расположены на печатной плате сменного устройства (УС) №12 (далее по тексту УС-12), входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК), расположенных на лицевой панели БУК. Сигналы на входы микросхем задаются кнопками «1»...«4», «7»...«12» (см. рис. 1.2). Выходные сигналы отображаются на цифровом табло в двоичном коде или исследуются с помощью мультиметра.

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-12 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ».
3. Включить питание УС-12, нажав кнопку «+5 В».
4. Переключатели 10/2 под цифровыми индикаторами установить в положение «2», при котором индицируется информация в двоичном коде.

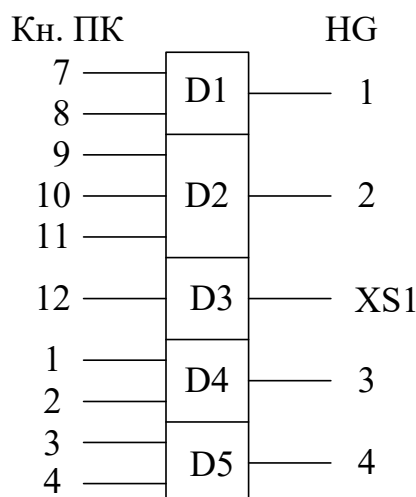


Рисунок 1.2 – Функциональная схема установки для исследования логических элементов

5. Определить логические элементы, подавая на входы элементов D1, D2, D4, D5 различные комбинации нулей и единиц программатором кодов. Результаты исследования представить в таблице истинности и на временной диаграмме (пример показан на рисунке 1.1).

6. Для определения уровней выходного сигнала (напряжения логического нуля U_0 и логической единицы U_1) элемента D3 (рисунок 1.2) необходимо:

а) подключить сигнальный вход мультиметра к гнезду XS1, расположенному на плате;

б) общий вход мультиметра подключить к любой клемме заземления на установке K32;

в) перевести мультиметр в режим измерения по постоянному току, подключить входной кабель мультиметра к входу V и измерить напряжение при нажатой и отжатой кнопке «12» программатора кодов установки.

7. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС-12 из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы исследованных логических элементов;
- логические уравнения, таблицы истинности и временные диаграммы их работы.

Контрольные вопросы к защите лабораторной работы

1. Для каких целей применяют логические элементы?
2. Чем отличаются принципиальные схемы логических элементов, реализующих функции?
3. Как реализовать схему «тождественное ИЛИ» на элементах типа 2ИЛИ-НЕ либо 2И-НЕ?
4. Чем отличается ТТЛ от МОП-логики?

Лабораторная работа 2

Исследование работы комбинационных логических цепей

Цель работы: исследовать функциональные возможности и изучить электрические свойства логических цепей, собранных на элементах типа 2ИЛИ, 2И–НЕ, 2ИЛИ–НЕ при различных комбинациях входных сигналов.

Программа работы

1. Экспериментально исследовать функциональные возможности логических цепей и заполнить для различных комбинаций входных сигналов таблицы истинности.
2. Записать логическое уравнение для каждой исследуемой цепи.
3. Упростить логические уравнения.
4. Составить и защитить отчет по результатам проведенных исследова-

ний с представлением принципиальных схем, логических уравнений комбинационных схем и временных диаграмм работы схем.

Краткие сведения из теории

Комбинационные логические цепи применяют для реализации сложных переключательных функций, когда выходной сигнал зависит от конъюнкции и дизъюнкции ряда входных сигналов. При этом максимальное число последовательных включенных логических элементов определяет порядок комбинационной цепи.

Время задержки срабатывания комбинационной цепи большого порядка определяется суммарной инерционностью последовательно включенных логических элементов. Например, в четырехъярусной комбинационной цепи задержка срабатывания равна четырехкратному времени задержки одного логического элемента.

Сложность логической функции (и отсюда сложность и высокая стоимость реализующей ее схемы) пропорциональны числу операций и числу вхождений переменных или их отрицаний. Поэтому логические функции всегда преобразуются (но не громоздкими выкладками с помощью аксиом и теорем!) специальными методами минимизации.

Для функции с небольшим числом переменных (до 5...6) наиболее употребительным методом минимизации является метод карт Карно. На рисунке 2.1 представлен пример карты Карно для функции из четырех аргументов.

Минтермы логических функций отмечаются единицами в соответствующих клетках карты. На основании закона дистрибутивности и теорем два минтерма, находящиеся в соседних клетках, могут быть заменены одним логическим произведением, содержащим на одну переменную меньше. Если соседними являются две пары минтермов, то такая группа из четырех минтермов может быть заменена конъюнкцией, которая содержит на две переменные меньше.

AB C D	00	01	11	10
00				
01				
11				
10				

Рисунок 2.1 – Карта Карно функции четырех переменных

Описание лабораторной установки

Исследуемые микросхемы К155ЛЕ1 (D1), К155ЛН1 (D2), К155ЛЛ1 (D3) и К155ЛА3 (D4) расположены на печатной плате сменного устройства УС-13, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК), расположенных на лицевой панели БУК. Информационные сигналы задаются с помощью кнопок «1»...«12», а выходные сигналы отображаются на левом цифровом табло в двоичном коде (рисунки 2.2 и 2.3).

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-13 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-13, нажав кнопку «+5 В».
3. Исследовать логические цепи (рисунки 2.2 и 2.3), заполнить таблицы истинности, записать по ним логические функции, представляющие собой логическую сумму минтермов, минимизировать их.

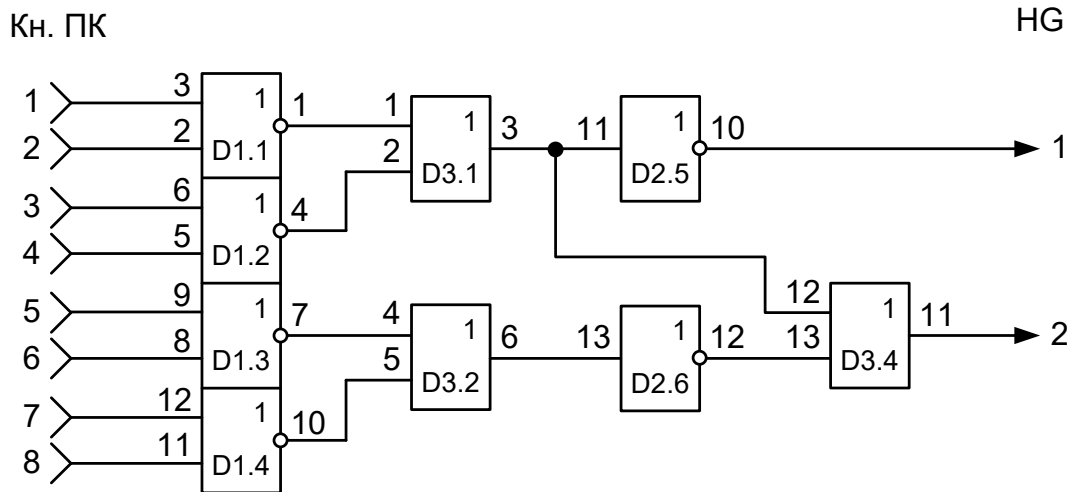


Рисунок 2.2 – Функциональная схема 1 установки для исследования комбинационных логических цепей

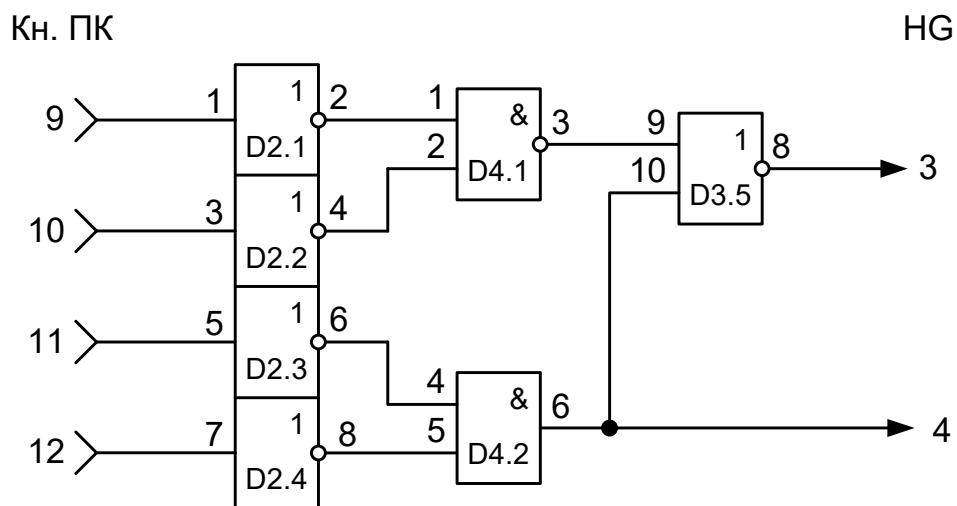


Рисунок 2.3 – Функциональная схема 2 установки для исследования комбинаций логических ИС

4. Полученные таким образом логические уравнения преобразовать к необходимому для реализации виду. Построить временные диаграммы полученных после минимизации логических схем.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы исследованных логических цепей;

– логические уравнения, таблицы истинности и временные диаграммы их работы.

Контрольные вопросы к защите лабораторной работы

1. Для каких целей применяют комбинационные логические цепи?
2. Назовите и охарактеризуйте существующие методы минимизации логических функций.
3. Как рассчитывается время задержки комбинационной логической цепи.
4. По заданным преподавателем сигналам на входах схем (рисунок 2.2 и 2.3) проследить изменения сигналов на выходах каждого логического элемента.

Лабораторная работа 3

Исследование работы триггеров

Цель работы: исследовать функциональные возможности и изучить электрические свойства триггеров разных типов.

Программа работы

1. Изучить принципы действия исследуемых триггеров.
2. Согласно результатам эксперимента составить таблицу истинности, построить временные диаграммы работы и записать логические уравнения для каждого триггера.
3. Определить логические уровни и фронты срабатывания исследуемых триггеров по разным входам.

Краткие сведения из теории

На основании двух или нескольких логических элементов, охваченных положительной обратной связью, строят триггеры, которые используют либо для запоминания информации, либо для счета количества импульсов. В зависимости от режима работы триггеры разделяют на асинхронные и синхронные (тактируемые).

Простейший асинхронный триггер содержит два входа: S, R и два выхода: прямой Q и инверсный \bar{Q} . Вход S (от английского set – установка) служит для установки триггера в единичное состояние ($Q = 1, \bar{Q} = 0$), а вход R (от английского reset – возврат) триггер устанавливается в состояние 0. Комбинация нулевых сигналов на входах не изменяет состояния триггера. При одновременной подаче сигналов логической единицы на R- и S- входы на обоих выходах будут наблюдаться одинаковые сигналы, т. е. устройство утрачивает функцию триггера, поэтому такое состояние называют неопределенным или запрещенным.

Для исключения неопределенного состояния в триггер вводят дополнительный вход синхронизации C и усложняют структуру построения, т. е. делают триггер двухступенчатым, обеспечивая срабатывание одной ступени по переднему, а второй ступени – по заднему фронту входного сигнала. К устройствам такого типа относятся D- и JK-триггеры.

D-триггер в отличие от RS-триггера имеет для установки только один D-вход. При этом после подачи сигнала на C-вход в такте (n+1) на выходе Q устанавливается сигнал, аналогичный сигналу на D-входе в предыдущем такте n. Таким образом, D-триггер (от английского delay – задержка) на один такт синхронизации задерживает информацию, существующую на входе D. Его работа описывается уравнением $Q_{n+1} = D_n$.

Описание лабораторной установки

Исследуемые схемные соединения расположены на печатной плате сменного устройства УС-12, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК), расположенных на лицевой панели БУК. Входные сигналы для схемы № 1 подаются кнопками «1» и «2», а для схемы № 2 – кнопки «3» и «4» (рисунок 3.1). Выходные сигналы отображаются на правом цифровом табло в двоичном коде.

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-12 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-12, нажав кнопку «+5 В».
3. Переключатели 10/2 под цифрами индикаторами установить в положение «2», при котором индицируется информация в двоичном коде.

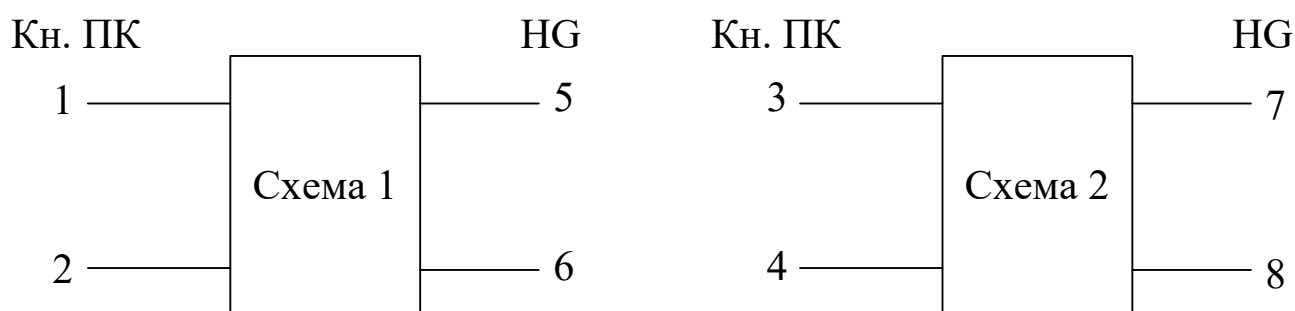


Рисунок 3.1 – Функциональная схема установки для исследования триггеров

Таблица 3.1

Вход схемы 1		Выход схемы 1	
1	2	HG5	HG6
1	0		
1	1		
0	1		
1	1		
1	0		
0	0		
1	1		
0	0		
1	1		

Таблица 3.2

Вход схемы 2		Выход схемы 2	
3	4	HG5	HG6
1	1		
1	0		
0	0		
0	1		
0	0		
1	0		

4. Заполнить таблицы 3.1 и 3.2 для схем №1 и №2 соответственно и по результатам работы схем определить тип триггера. Изобразить в отчете каждый исследованный триггер.

5. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из

разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчёт должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы исследованных триггеров с указанием входов;
- таблицы истинности и временные диаграммы их работы.

Контрольные вопросы к защите лабораторной работы

1. Какое состояние является неопределённым для RS-триггера?
2. Чем синхронные триггеры отличаются от асинхронных?
3. По какому фронту срабатывает триггер?
4. Где расположены цепи положительной обратной связи в исследованных триггерах?
5. Назначение и виды триггеров.

Лабораторная работа 4

Исследование работы реверсивных счетчиков импульсов

Цель работы: исследовать функциональные возможности двоично-десятичных счетчиков импульсов.

Программа работы

1. Исследовать функциональные возможности двоично-десятичного счетчика импульсов в режиме установки нуля и в счетном режиме.
2. Составить временные диаграммы работы двоично-десятичного счетчика импульсов.
3. Исследовать функциональные возможности двоично-десятичного счетчика импульсов типа К555ИЕ6 в режимах установки нуля, предвари-

тельной записи информации, прямого и обратного счета импульсов.

4. Исследовать функциональные возможности двоичного счетчика импульсов типа К555ИЕ7 в режимах установки нуля, предварительной записи информации, прямого и обратного счета импульсов.

5. Построить временные диаграммы работы исследованных счетчиков в режимах суммирования и вычитания количества входных импульсов.

6. Пояснить принцип действия исследованных счетчиков при различных комбинациях входных сигналов.

7. Составить и защитить отчет по лабораторной работе.

Краткие сведения из теории

Последовательностное цифровое устройство, обеспечивающее хранение слова информации и выполнение над ним микрооперации счета, называется счетчиком.

По способу кодирования внутренних состояний счетчики делятся на двоичные, двоично-десятичные, счетчики Джонсона и др.

Цифровые счетчики, работающие в двоично-десятичном коде, предназначены для суммирования количества входных импульсов в течение фиксированного интервала времени с последующим выводом результата через дешифратор на индикаторные устройства.

В ТТЛ-микросхемах двоично-десятичных счетчиков используют обычно 4 триггера, первый из которых делит частоту входного сигнала на 2, а на трех других триггерах выполняется деление частоты в 5 раз. При соединении выхода первого триггера с входом второго на выходах счетчика формируется 4 разряда двоично-десятичного кода 1-2-4-8. При последовательном подключении двух микросхем двоично-десятичных счетчиков формируются 8 разрядов двоично-десятичного кода (1-2-4-8-10-20-40-80) и т. д.

Реверсивные счетчики предназначены для суммирования либо вычитания количества импульсов, подаваемых на счетный вход. По принципу действия реверсивные счетчики разделяют на синхронные и асинхронные. В

синхронных счетчиках входной импульс поступает одновременно на входы синхронизации всех триггеров, входящих в структуру счетчика, поэтому срабатывание этих триггеров происходит одновременно либо по переднему, либо по заднему фронту входного импульса. В асинхронных счетчиках срабатывание каждого последующего триггера, входящего в структуру счетчика, происходит только после переключения предыдущего. Вследствие этого происходит накапливание времени задержки срабатывания, и в N-разрядном счетчике задержка срабатывания N-го разряда в $(N - 1)$ раз больше задержки срабатывания первого разряда счетчика.

Для расширения функциональных возможностей кроме счетного входа в микросхемах реверсивных счетчиков используют входы установки (сброса), предварительной записи и вход переключения направления счета (суммирования либо вычитания). При подаче управляющего сигнала на вход реверсивного счетчика устанавливаются уровни логического нуля независимо от комбинации сигналов на других входах. При подаче управляющего сигнала на вход предварительной записи (вход предустановки или V-вход) на выходах счетчика появляется информация, аналогичная той, которая была подана на D-входы (информационные входы) счетчика.

Особенностью временных диаграмм работы реверсивного счетчика является срабатывание триггера старшего разряда по заднему фронту выходного импульса триггера младшего разряда в режиме суммирования и наоборот (срабатывание триггера старшего разряда по переднему фронту выходного импульса триггера младшего разряда в режиме вычитания).

Выпускаемые микросхемы реверсивных счетчиков имеют, как правило, 4 разряда (двоичных либо двоично-десятичных). Увеличение разрядности счетчиков выполняют за счет последовательного соединения микросхем. При этом счетные входы последующей микросхемы подключают к выходам переопределения предыдущей микросхемы счетчика.

Микросхемы K155ИЕ6 и K155ИЕ7 –четырёхразрядные реверсивные

счетчики, аналогичные по структуре. Счетчик ИЕ6 (рисунок 4.1, а) – двоично-десятичный, а счетчик ИЕ7 (рисунок 4.2, б) – двоичный. Импульсные тактовые входы для счета на увеличение C_u (вывод 5) и на уменьшение C_d (вывод 4) в этих микросхемах отдельные. Состояние счетчика меняется по положительным перепадам тактовых импульсов от низкого уровня к высокому на каждом из этих тактовых входов.

Для упрощения построения счетчиков с числом разрядов, превышающим четыре, обе микросхемы имеют выходы окончания счета на увеличение (T_{cu} , вывод 12) и на уменьшение (T_{cd} , вывод 13). От этих выходов берутся тактовые сигналы переноса и заема для последующего и от предыдущего четырехразрядного счетчика. Дополнительной логики при последовательном соединении этих счетчиков не требуется: выходы T_{cu} и T_{cd} предыдущей микросхемы присоединяются к выводам C_u и C_d последующей. По входам разрешения параллельной загрузки PE и сброса R запрещается действие тактовой последовательности и даются команды загрузки четырехразрядного кода в счетчик или его сброса.

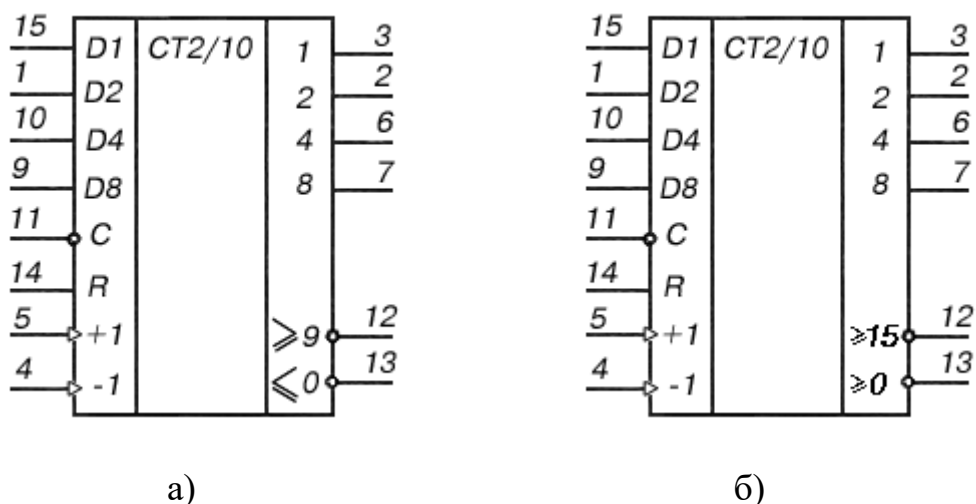


Рисунок 4.1 – Счетчики К155ИЕ (а) и К155ИЕ7 (б)

В микросхемах ИЕ6 и ИЕ7 счетчики основаны на четырех двухступенчатых триггерах «мастер-помощник». Десятичный счетчик отличается от

двоичного внутренней логикой, управляющей триггерами. Счетчики можно переводить в режимы сброса, параллельной загрузки, а также синхронного счета на увеличение и уменьшение.

Если на вход C_d подается импульсный перепад от низкого уровня к высокому (дается команда на уменьшение – down), от содержимого счетчика вычитается 1. Аналогичный перепад, поданный на входе C_u , увеличивает (up) счет на 1. Если для счета используется один из этих входов, на другом тактовом входе следует зафиксировать напряжение высокого логического уровня. Первый триггер счетчика не может переключиться, если на его тактовом входе зафиксировано напряжение низкого уровня. Во избежание ошибок менять направление счета следует в моменты, когда запускающий тактовый импульс перешел на высокий уровень, т. е. во время плоской вершины импульса.

На выходах T_{cu} (окончание счета на увеличение, вывод 12) и T_{cd} (окончание счета на уменьшение, вывод 13) нормальный уровень высокий. Если счет достиг максимума (цифра 9 для ИЕ6 и 15 для ИЕ7), с приходом следующего тактового перепада на вход C_u от высокого уровня к низкому (более 9 или более 15) на выходе T_{cu} появится низкое напряжение. После возврата напряжения на тактовом входе C_u к высокому уровню напряжение на выходе T_{cd} останется низким еще на время, соответствующее двойной задержке переключения логического элемента ТТЛ.

Аналогично на выходе T_{cd} появляется напряжение низкого уровня, если на вход C_u пришел счетный перепад низкого уровня. Импульсные перепады от выходов T_{cu} и T_{cd} служат, таким образом, как тактовые для последующих входов C_u и C_d при конструировании счетчиков более высокого порядка. Такие многокаскадные соединения счетчиков ИЕ6 и ИЕ7 не полностью синхронные, поскольку на последующую микросхему тактовый импульс передается с двойной задержкой переключения.

Если на вход разрешения параллельной загрузки S (вывод 11) подать

напряжение низкого уровня, то код, зафиксированный ранее на параллельных входах D1...D8 (выводы 15, 1, 10 и 9), загружается в счетчик и появляется на его выходах 1, 2, 4, 8 (выводы 3, 2, 6 и 7) независимо от сигналов на тактовых входах. Следовательно, операция параллельной загрузки – асинхронная.

Параллельный запуск триггеров запрещается, если на вход сброса R (вывод 14) подано напряжение высокого уровня. На всех выходах Q установится низкий уровень. Если во время (и после) операций сброса и загрузки придет тактовый перепад (от H к B), микросхема примет его как счетный.

Счетчики K155ИЕ6 (74192) и K155ИЕ7 (74193) потребляют ток 102 мА. Маломощные варианты этих микросхем с переходами Шотки имеют ток потребления 34 мА. Максимальная тактовая частота 25 МГц, время задержки распространения сигнала от входа С_и до выхода Т_{с_и} 26 нс, аналогичные задержки от входа С до выхода 8 составляют 40 нс. Время действия сигнала сброса (от входа R до выходов) 35 нс.

На рисунке 4.2,а показана диаграмма работы десятичного счетчика ИЕ6, где обозначены логические переходы сигналов при счете на увеличение и уменьшение. Кольцевой счет возможен в пределах 0...9, остальные шесть состояний триггерам запрещены. Кольцо счета для двоичного счетчика ИЕ7 внутренних запретов не имеет (смотрите рисунок 4.2,б).

Описание лабораторной установки

Исследуемые микросхемы K155ИЕ6 (D2) и K155ИЕ7 (D3) расположены на печатной плате сменного устройства УС-16, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК) и программатора серии импульсов (ПСИ), расположенных на лицевой панели БУК. Выбор микросхемы D2 или D3 осуществляется кнопками «14» и «16» (рисунок 4.3). Сигналы на информационные входы микросхем для параллельной загрузки данных задаются кнопками «1» ÷ «4», а запись информации для обеих микросхем кнопкой «9».

катора установки К32 и одновременно в десятичном коде – на 8 и 7 разряды
правого индикатора.

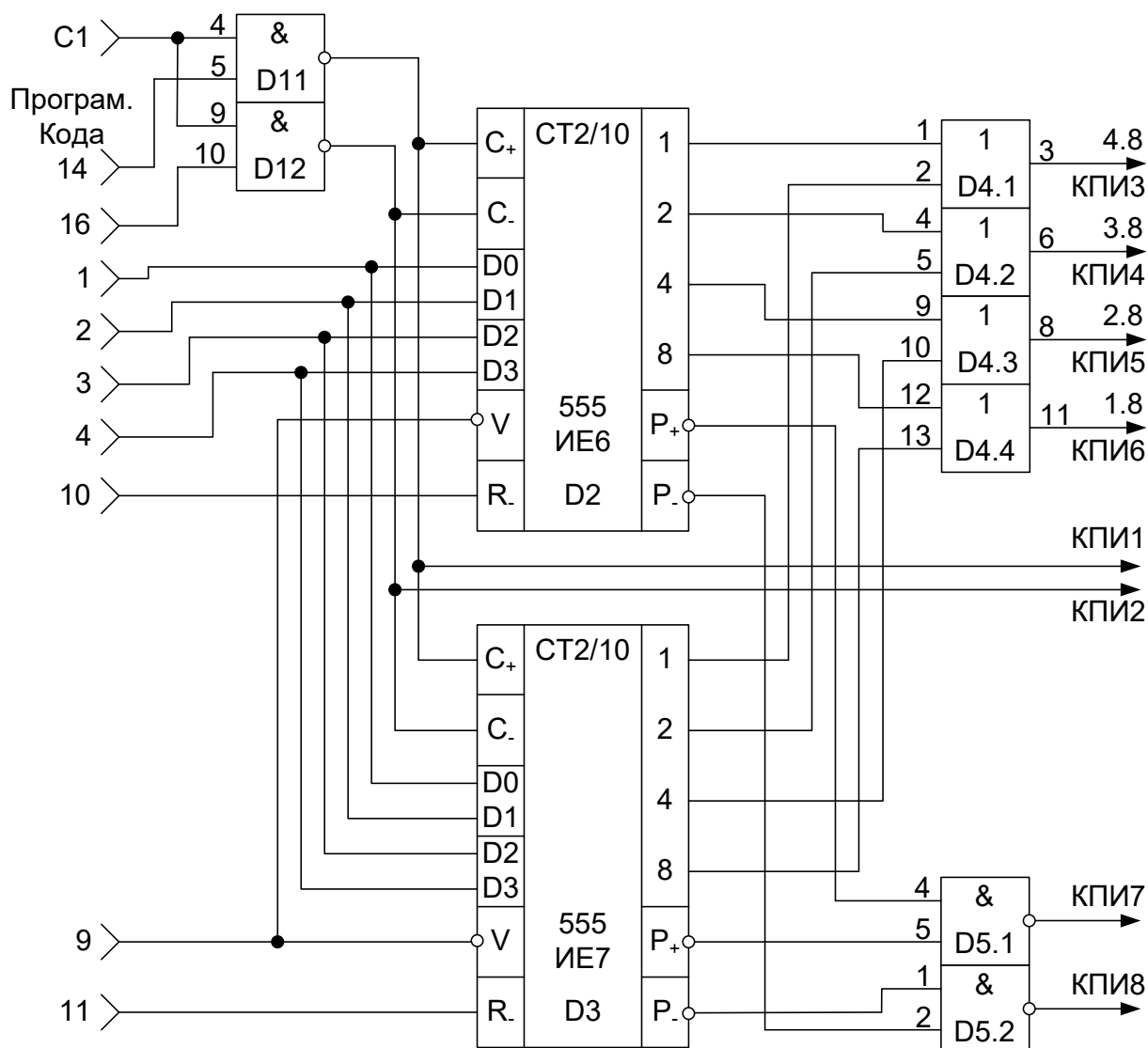


Рисунок 4.3 – Функциональная схема установки для исследования
реверсивных счетчиков импульсов

4. Для обеспечения работы счетчика в счетном режиме необходимо подавать логическую 1 на V-входы счетчиков и серию импульсов от ПСИ на вход С1.

5. Суммирование или вычитание входных импульсов выполняется в микросхемах К555ИЕ6, К555ИЕ7 при их подаче на отдельные входы (на

«С+» – при суммировании и на «С–» – при вычитании). В процессе исследований необходимо исключать одновременное прохождение счетных импульсов через элементы 2И–НЕ D1.1, D1.2, так как в этом случае не обеспечивается работа элементов D2, D3 в счетном режиме.

6. Исследовать работу микросхем во всех четырех режимах. Числа задает преподаватель. Построить временные диаграммы работы микросхем.

7. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС-16 из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов и ПСИ;
- временные диаграммы работы счетчиков;
- выводы с пояснениями принципа действия счетчиков.

Контрольные вопросы к защите лабораторной работы

1. Для каких целей используют двоично-десятичные, а для каких реверсивные счетчики импульсов?

2. Сколько микросхем двоично-десятичных счетчиков необходимо для счета 9765 импульсов?

3. По какому фронту срабатывает исследованный двоичный счетчик в режиме суммирования?

4. По какому фронту срабатывает исследованный двоично-десятичный счетчик в режиме вычитания?

5. При каком логическом уровне сигнала на V-входе элемента D3 происходит запись информации в счетчик?

6. В каком режиме (суммирования или вычитания) будет работать элемент D2 при одновременной подаче логической единицы на вход 5 элемента

D1.1 и вход 10 элемента D1.2 (рисунка 4.2)?

7. Нарисуйте схему последовательностного соединения элементов D2, D3 для увеличения количества разрядов счетчика.

8. Чем модулируется яркость свечения светодиодных индикаторов?

Лабораторная работа 5

Исследование работы счетчиков и дешифраторов

Цель работы: исследовать функциональные возможности дешифраторов и светодиодных семисегментных индикаторов при различных режимах работы.

Программа работы

1. Составить уравнение преобразования дешифратора для одного из его выходов (а – f).

2. Исследовать работу семисегментного светодиодного индикатора. По результатам исследований составить принципиальную схему индикатора на основе семи светодиодов.

3. Составить и защитить отчет по лабораторной работе.

Краткие сведения из теории

Для преобразования выходного двоично-десятичного кода счетчиков в сигналы управления семисегментным индикатором используют специальные преобразователи кодов – дешифраторы.

Таблица истинности дешифратора двоично-десятичного кода в семеричный код представлена таблицей 5.1.

К особенности дешифраторов, согласованных по выходу с семисегментными светодиодными индикаторами, относится наличие дополнительного S-входа, применяемого для импульсного управления яркостью индикатора (при $S = 0$ индикатор погашен). Обычно в светодиодном индикаторе используют 8 арсенид-галлиевых светодиодов, один из которых индицирует символ запятой. А остальные 7 служат для формирования цифр от 0 до 9 из

сегментов «а»...«g», обозначения которых представлено на рисунке 5.1.

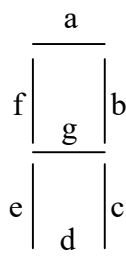


Рисунок 5.1 – Семисегментный светодиодный индикатор

Таблица 5.1 – Таблица истинности дешифратора

Входной код 8×4×2×1 (D C B A)	Код на выходах дешифратора							Символ на индикаторе
	a	b	c	d	e	f	g	
0000	1	1	1	1	1	1	0	0
0001	0	1	1	0	0	0	0	1
0010	1	1	0	1	1	0	1	2
0011	1	1	1	1	0	0	1	3
0100	0	1	1	0	0	1	1	4
0101	1	0	1	1	0	1	1	5
0110	1	0	1	1	1	1	1	6
0111	1	1	1	0	0	0	0	7
1000	1	1	1	1	1	1	1	8
1001	1	1	1	1	0	1	1	9

Для зажигания отдельного сегмента через данный светодиод необходимо пропустить ток порядка 10 мА, при протекании которого на светодиоде формируется падение напряжения около 1,5 В. Для ограничения тока питания от источника +5 В последовательно с каждым светодиодом семисегментного индикатора включают резистор с сопротивлением 300 Ом.

При использовании различных микросхем дешифраторов и светодиодных индикаторов схемы подключения индикаторов также отличаются друг от друга. В частности, если в индикаторе применить светодиоды с объединенными анодами и отдельными выводами катодов, то общую анодную

цепь подключают к цепи питания +5 В, а для зажигания сегментов на выходах дешифратора формируют нулевой логический сигнал. В случае применения индикаторов с объединенными катодами светодиодов и отдельными анодными цепями на выходах дешифратора для зажигания сегментов формируют сигнал логической единицы, а катодную цепь светодиодов соединяют с нулевой цепью.

Дешифрацию сигналов по каждому выходу «а»...«g» выполняют в соответствии с логическим уравнением в зависимости от комбинации входных сигналов. Для составления логического уравнения используют таблицу истинности. Например, для сегмента «g» логическое уравнение имеет вид:
$$\bar{g} = \overline{ABCD} + \overline{A\bar{B}CD} + \overline{AB\bar{C}D}$$
.

Описание лабораторной установки

Исследуемые микросхемы К155ИЕ2 (D7, D8) и КР514ИД2 (D9, D10), полупроводниковые цифровые индикаторы АЛС324Б (HG1, HG2) расположены на печатной плате сменного устройства УС-16, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок «1»...«7», «10», «15», «16» программатора кодов (ПК). Тактовые импульсы подаются с помощью программатора серии импульсов (ПСИ). Вывод информации с выходов дешифратора D9 на индикатор HG1 производится через элементы D11, D12, применение которых позволяет реализовать выключение отдельных сегментов светодиодного индикатора HG1. Выходные сигналы индицируются на третьем и четвертом индикаторах левого цифрового табло в десятичном коде и на правом цифровом табло в двоичном коде.

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-16 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-16, нажав кнопку «+5 В».

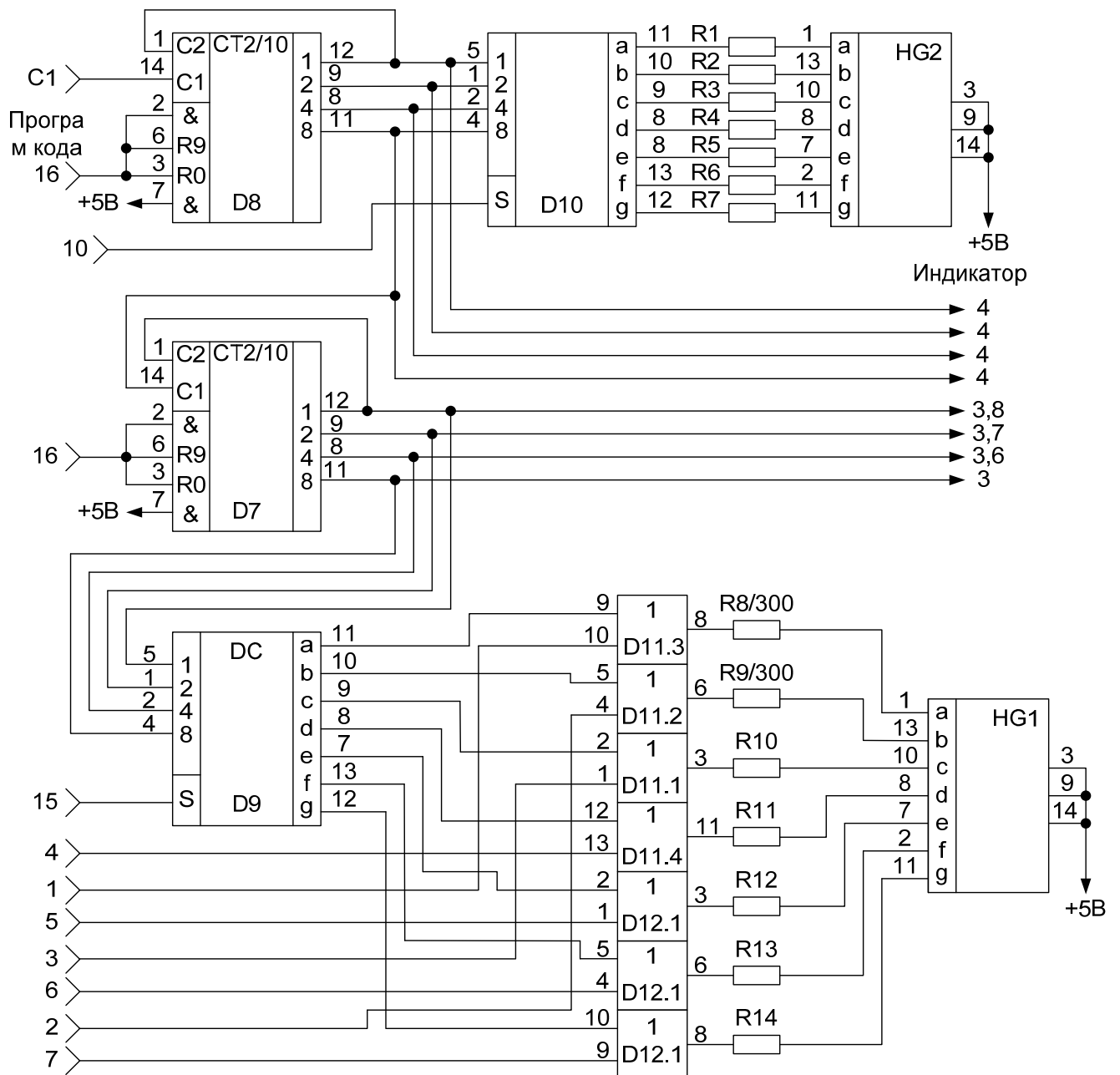


Рисунок 5.2 – Функциональная схема установки для исследования счетчиков импульсов и дешифраторов

3. Переключатель 10/2, расположенный под первым (левым) индикаторным табло, установить в положение «10», при котором индицируется информация в двоичном коде; второй переключатель установить в положение «2», при котором индицируется информация в десятичном коде.

4. Подать последовательно серии импульсов и заполнить таблицу 5.2. Последовательность серий импульсов задает преподаватель.

5. Используя конечный результат предыдущего пункта, получить на индикаторе HG1 буквы шестнадцатеричной системы счисления (A...F). Заполнить таблицу 5.3.

6. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- программу работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов и ПСИ;
- выводы с пояснениями принципа действия счетчиков и дешифраторов при различных комбинациях входных сигналов;
- уравнение преобразования для одного из семи выходов дешифратора.

Таблица 5.2 – Таблица результатов исследования дешифраторов

Серии импульсов	HG1							HG2						
	a	b	c	d	e	f	g	a	b	c	d	e	f	g

Таблица 5.3 – Таблица результатов исследования цифровых индикаторов

Значение	HG1							Кнопки ПК						
	a	b	c	d	e	f	g	1	2	3	4	5	6	7
A														
B														
C														
D														
E														
F														
G														

Контрольные вопросы к защите лабораторной работы

1. Чем модулируется яркость свечения светодиодных индикаторов?
2. Для чего выходы 12 микросхем D8, D7 соединены с входами 1 (рисунок 5.2)?
3. Какую функцию выполняют резисторы R1...R14 (рисунок 5.2)?
4. Какие выводы светодиодов (аноды или катоды) объединены в светодиодных индикаторах HG1, HG2?
5. Какой сигнал управления (логические 0 или 1) используется для зажигания сегмента светодиодного индикатора HG1?
6. Можно ли использовать выходы «1»...«7» программатора кода для модуляции свечения индикатора HG1?

Лабораторная работа 6

Исследование работы селектора-мультиплексора

Цель работы

Цель работы: Исследовать работу мультиплексоров со стробированием и без стробирования.

Программа работы

1. Исследовать функциональные возможности селектора-мультиплексора данных на 8 каналов K155КП5.

2. Реализовать на мультиплексоре функцию алгебры логики трех переменных. Построить временные диаграммы работы исследованной микросхемы.

3. Исследовать функциональные возможности селектора-мультиплексора данных на 8 каналов со стробированием К155КП7. Построить временные диаграммы работы лабораторной установки.

4. Составить и защитить отчет по результатам исследований, в котором должны быть приведены принципиальные схемы, временные диаграммы, таблицы с результатами выполнения работы и выводы с пояснением принципа действия микросхем.

Краткие сведения из теории

Мультиплексор – это комбинационное логическое устройство, предназначенное для управляемой передачи данных, которые поступают по нескольким входам, на один выход. Выбор того или иного входа осуществляется в соответствии с поступающим кодом адреса (рисунок 6.1). Согласно определению мультиплексор имеет две группы входов (информационные и адресные) и один выход. Код, подаваемый на адресные входы, определяет, какой из информационных входов в данный момент подключен к выходному выводу. Если число адресных входов равно n , то число информационных входов может быть равно 2^n . Если на входы данных $a_0, a_1, \dots, a_{2^n-1}$ подать двоичный вектор, соответствующий столбцу значений заданной функции f в таблице истинности, а на адресные входы – значения переменных, то мультиплексор реализует функцию $f(x_0, x_1, \dots, x_n)$. Пример реализации функции трех переменных по таблице истинности представлен на рисунке 6.2.

Мультиплексор КП7 имеет восемь информационных входов D0 – D7, три адресных входа 1, 2, 4 и вход стробирования S (рисунок 6.3,а). У микросхемы два выхода – прямой и инверсный. Если на входе стробирования лог. 1, на прямом выходе 0 независимо от сигналов на других входах. Если на

входе стробирования лог. 0, сигнал на прямом выходе повторяет сигнал на том входе, номер которого совпадает с десятичным эквивалентом кода на входах 1, 2, 4 мультиплексора. На инверсном выходе сигнал всегда противофазен сигналу на прямом выходе.

Стробирование (англ. strobing, от strobe – посылать избирательные импульсы, от греч. strobos – кружение, беспорядочное движение) – метод выделения некоторого интервала на временной оси, шкале частот и т.п. для увеличения вероятности обнаружения полезных сигналов на фоне помех. Стробирование находит применение главным образом в радиолокации – в системах поиска, сопровождения по дальности или по угловым координатам, при определении скорости цели. Так, если при определении дальности до цели с помощью импульсной радиолокационной станции известен интервал времени прихода импульса, отражённого от цели, t_n (т.е. с точностью t_n известно положение цели), то достаточно принимать отражённые импульсы (сигналы) лишь в течение этого времени, открывая вход приёмника стробирующим импульсом (стробом) длительностью t_n , а остальное время держать приёмник «закрытым». В результате значительно снизится общий эффект действия помех и повысится помехозащищённость системы.

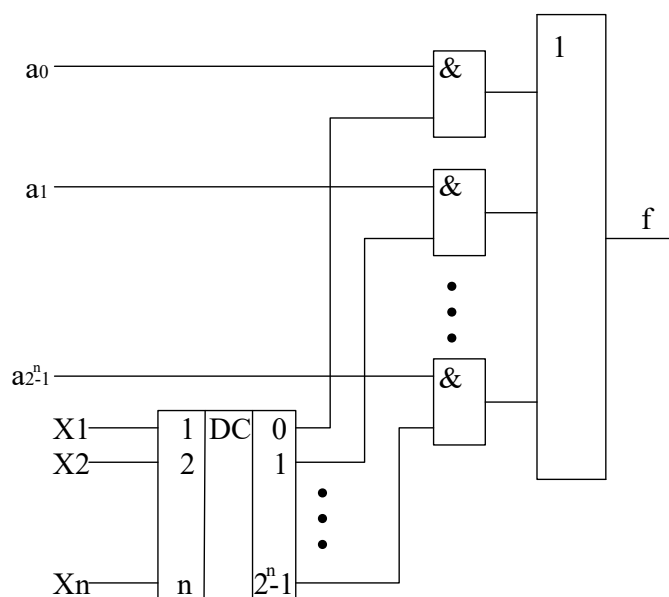


Рисунок 6.1 – Структура мультиплексора

Стробирование применяют также в телевидении, вычислительной технике и т.д. – в системах, где необходимы выделение сигнала на фоне естественных или искусственных помех и корректировка отдельных характеристик сигналов. Наличие входа стробирования позволяет простыми средствами строить мультиплексоры на большее число входов. На рисунке 6.4 приведена схема мультиплексора на 16 входов, а на рисунке 6.5 – на 6.4.

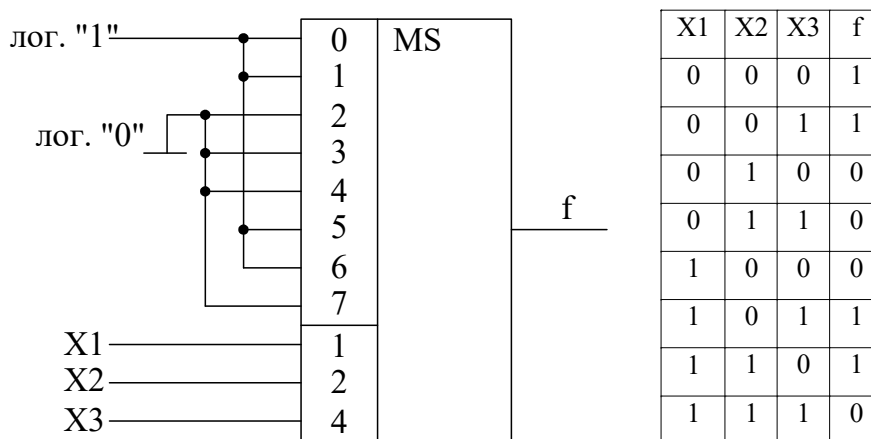
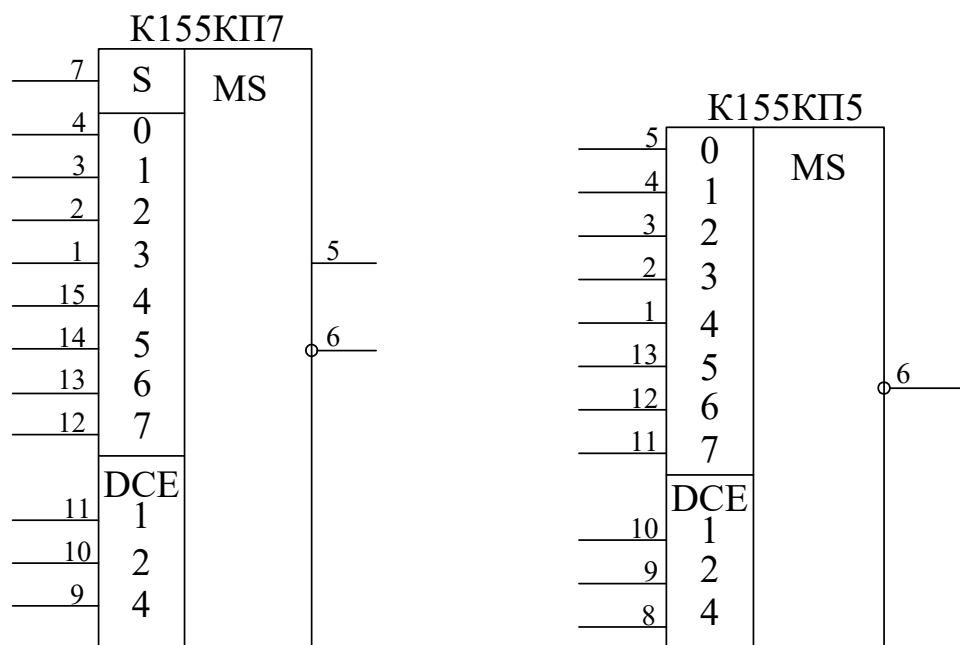


Рисунок 6.2 – Реализация булевой функции трех переменных на мультиплексоре с тремя адресными входами



а) микросхема К155КП7

б) микросхема К155КП5

Рисунок 6.3 – Схемы мультиплексоров серии К155

Мультиплексор К155КП5 (рисунок 6.3, б) в отличие от КП7 имеет лишь инверсный выход и не имеет входа стробирования.

Мультиплексоры могут применяться для опроса различных датчиков цифровых и аналоговых сигналов, передачи этой информации на вход одного приемника (для усиления, преобразования, индикации).

Индикация бывает двух типов: статическая и динамическая (мультиплексное отображение информации). При статической индикации на каждый элемент требуется отдельный порт (рисунок 6.6).

При динамической индикации число подключаемых элементов возрастает до 8. Это достигается за счет параллельного подключения выводов всех 8-ми индикаторов к порту А. Еще один вывод подключается к порту В, как показано на рисунке 6.7. При таком подключении через порт А будет осуществляться управление выводимой информацией, а через порт В – выбор светового индикатора, на который будет выводиться информация. Если подавать питание с большой частотой, то можно добиться одновременной индикации всех элементов. Устойчивое изображение на дисплее получается при условии регенерации с частотой, большей 40 Гц.

Описание лабораторной установки

Исследуемые микросхемы К155КП5 (D10) и К155КП7 (D13) расположены на печатной плате сменного устройства (УС) №13, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК) и программатора серии импульсов (ПСИ), расположенных на лицевой панели БУК. Причем на информационные входы микросхемы К155КП5 сигналы задаются кнопками «1»...«8», а адресация осуществляется кнопками «9»...«11» (СЗР...МЗР).

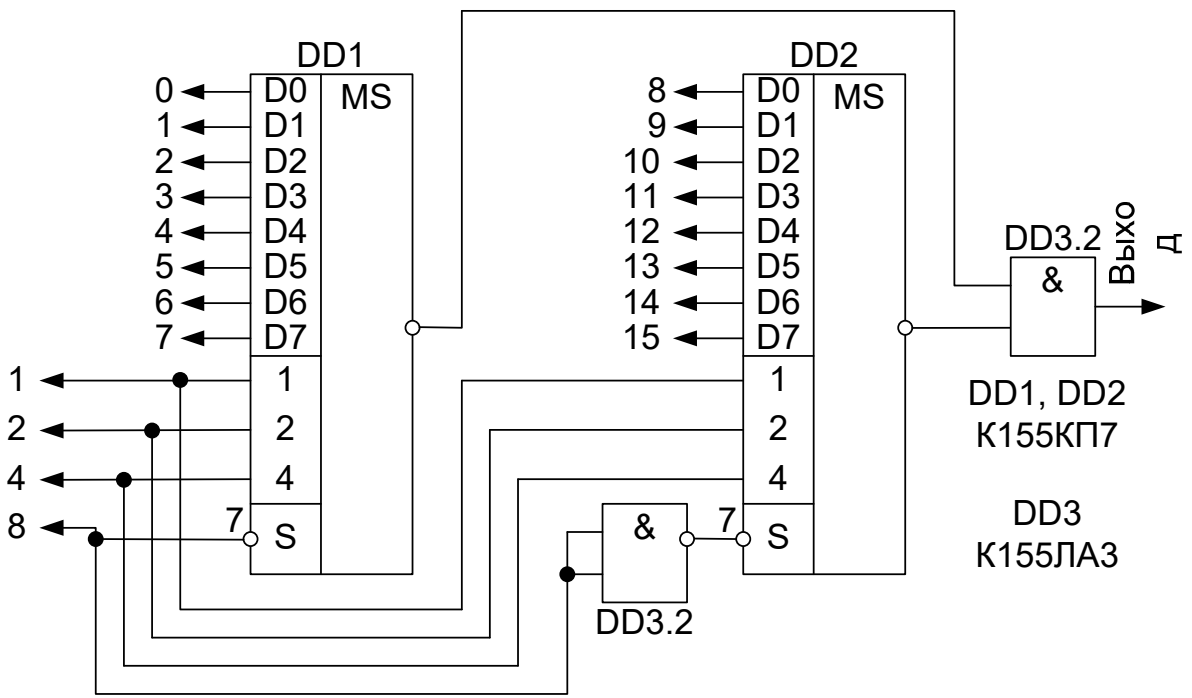


Рисунок 6.4 – Схема мультиплексора на 16 входов, построенная на базе K155КП7

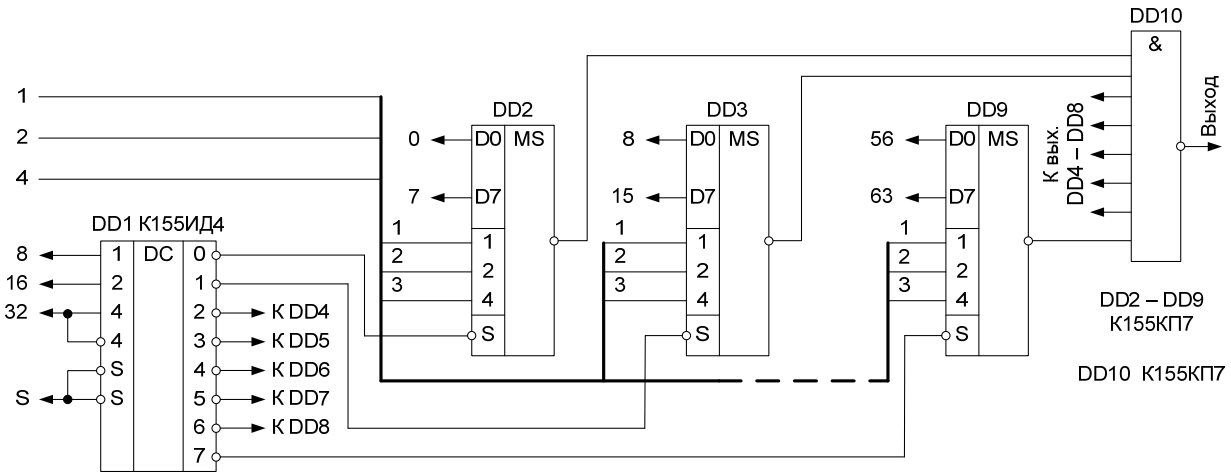


Рисунок 6.5 – Схема мультиплексора на 64 входа, построенная на базе K155КП7

Генерация «логической единицы» («1») происходит при нажатой кнопке, а «логического нуля» («0») – при не нажатой. Данные на информационные входы микросхемы K155КП7 задаются с помощью ГСИ посредством счетчика K155ИЕ2 (D11) и дешифратора K155ИД1 (D12) (рисунок 6.8). Сброс состояния счетчика D11 осуществляется кнопкой «16», подача сигнала стробирования – кнопкой «12». Задание адреса для микросхемы K155КП7

производится кнопками «13»...«15» (СЗР...МЗР). Выходные сигналы индуцируются на правом цифровом табло в двоичном коде и четвертом индикаторе левого цифрового табло в десятичном коде (смотрите рисунок 6.8).

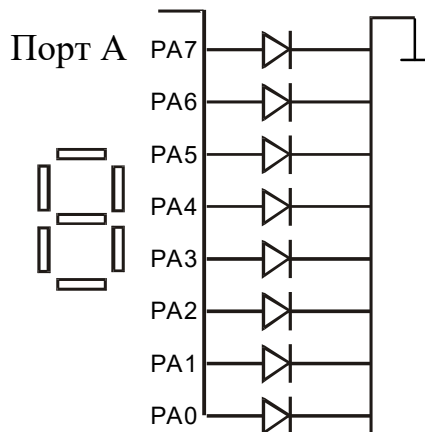


Рисунок 6.6 – Статическая индикация

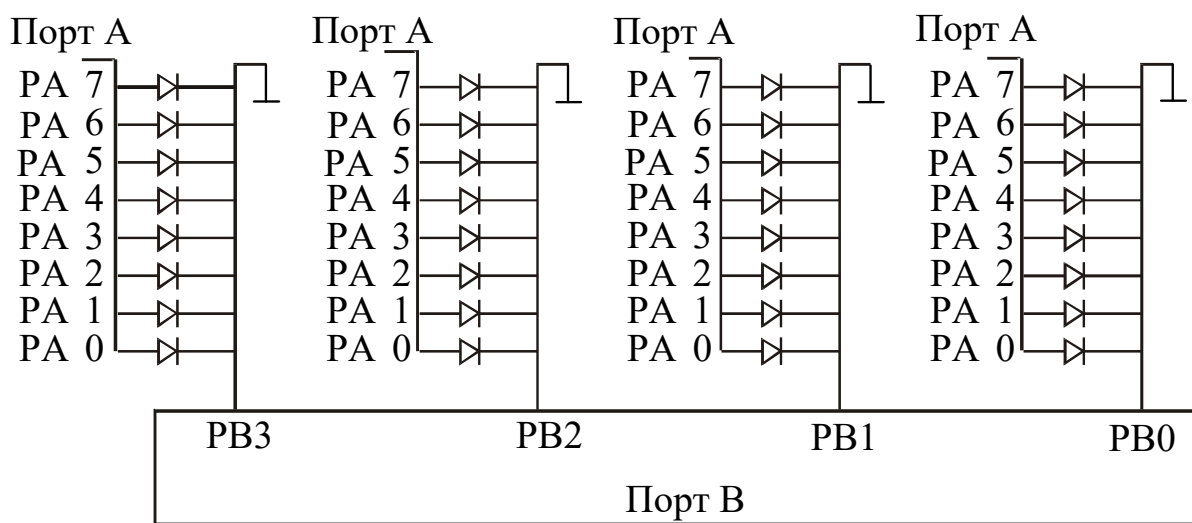


Рисунок 6.7 – Динамическая индикация

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-13 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-13, нажав кнопку «+5 В».

3. Реализовать на ИМС К155КП5 булеву функцию трех переменных в соответствии с вариантом задания (таблица 6.1). Изобразить в отчете схему подключения мультимплексора, позволяющую реализовать заданную функцию.

4. Исследование мультимплексора со стробирующим сигналом осуществить в следующей последовательности. Привести мультимплексор в состояние с отключенным выходом от его входа подачей соответствующего сигнала на вход S микросхемы К155КП7.

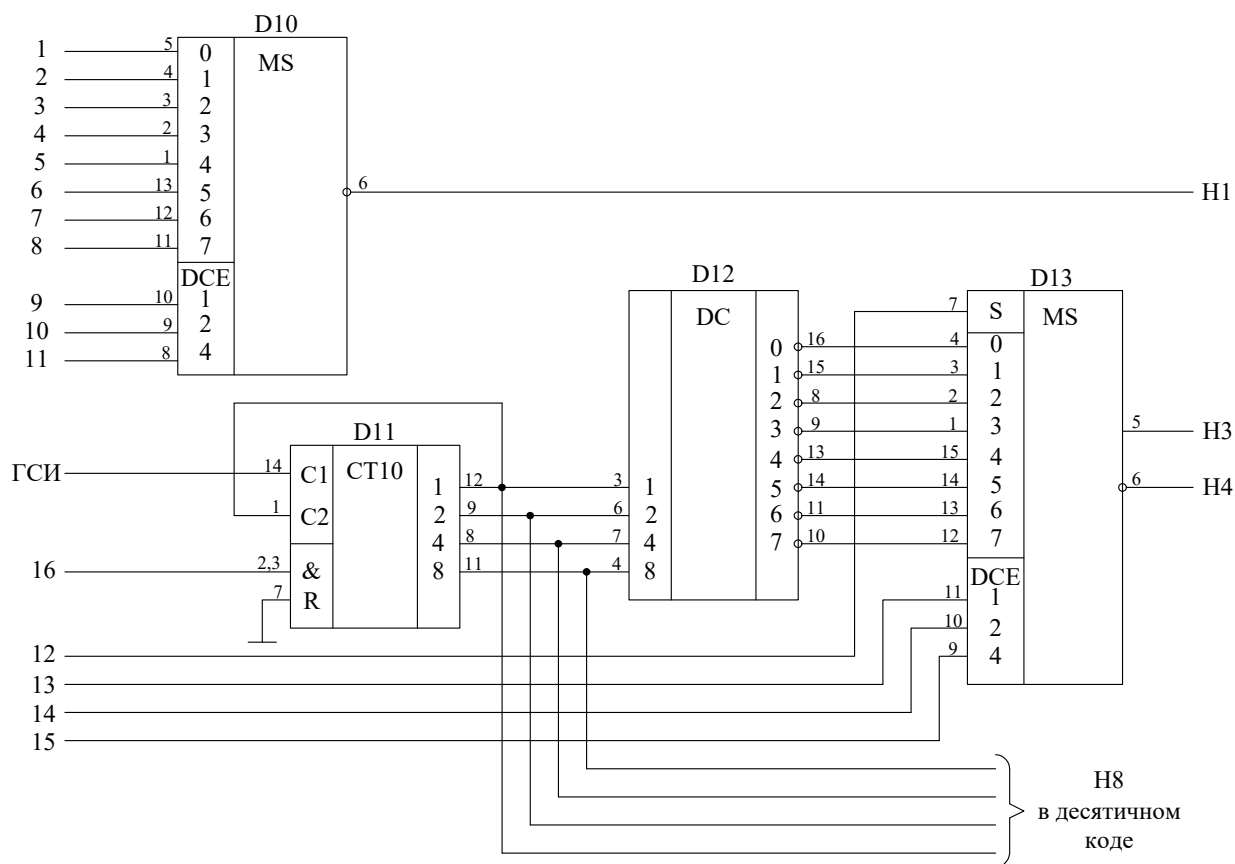


Рисунок 6.8 – Функциональная схема установки для исследования селекторов-мультимплексоров

5. С помощью ПСИ подать на вход счетчика К155ИЕ2 серии импульсов длиной $(N \bmod 8 + [N]^{(i)}) \bmod 8$ со сбрасыванием состояния счетчика после

каждого запуска, где N – номер зачетной книжки студента, $[N]^{(i)}$ – оператор взятия i -ого разряда десятичного представления числа N , $i = 0, 1, 2, \dots, [\log_{10} N]$. После каждой серии последовательно подавать на адресные входы ИМС К155КП7 коды для определения активного информационного входа микросхемы посредством изменения состояния сигнала на стробирующем входе ИМС. Построить временные диаграммы работы исследованного каскада. Диаграмма должна содержать состояние счетчика, состояние на входе мультиплексора и на его выходе.

6. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов, ГСИ и индикаторов;
- временные диаграммы работы микросхем, таблицы истинности и таблицы результатов, выводы по проделанной работе.

Контрольные вопросы к защите лабораторной работы

1. Можно ли реализовать на мультиплексоре с тремя адресными входами булеву функцию четырех переменных?
2. Для чего используется стробирование в цифровой технике?
3. Пояснить принцип работы схем, представленных на рисунках 6.4 и 6.5.
4. Для чего нужна обратная связь с выхода 12 микросхемы D10 на вход 1?
5. Какого типа используется счетчик в схеме на рисунке 6.8 и в чем заключается его функция?
6. Нарисуйте схему реализации сложения по модулю на базе четырех-

канального мультиплексора.

7. Как можно использовать соединение микросхем D11, D12, D13 на рисунке 6.8 для динамической индикации?

8. Нарисуйте схему реализации функции И-НЕ на базе четырехканального мультиплексора.

9. Нарисуйте схему двухкаскадного мультиплексирования.

Таблица 6.1 – Варианты заданий для исследования работы К155КП5

X1	0	1	0	1	0	1	0	1
X2	0	0	1	1	0	0	1	1
X3	0	0	0	0	1	1	1	1
Значение функции f	1	0	1	1	0	0	1	1
	2	1	1	0	1	1	0	0
	3	1	1	1	1	0	1	1
	4	1	1	1	0	1	0	0
	5	0	1	0	0	1	1	1
	6	1	1	1	0	0	1	1
	7	0	1	0	1	1	0	1
	8	1	0	1	1	0	0	1
	9	1	1	1	1	1	0	1
	10	0	1	1	0	1	1	0
	11	1	1	0	1	1	0	1

X1	0	1	0	1	0	1	0	1
X2	0	0	1	1	0	0	1	1
X3	0	0	0	0	1	1	1	1
Значение функции f	12	1	1	0	1	1	0	1
	13	0	0	0	1	1	1	0
	14	0	1	0	1	1	0	1
	15	1	1	1	1	0	1	1
	16	1	0	1	1	0	1	1
	17	0	1	0	1	0	0	0
	18	0	1	1	0	1	1	0
	19	1	1	0	1	1	1	0
	20	1	0	1	1	0	0	1
	21	1	1	0	1	1	1	1
	22	1	1	1	1	1	0	0

Лабораторная работа 7

Исследование работы цифрового сумматора в интегральном исполнении

Цель работы: исследовать работу четырехразрядного полного сумматора двух операндов.

Программа работы

1. Исследовать функциональные возможности двоичного сумматора двух четырехразрядных операндов ИС типа К155ИМ3.
2. Построить временные диаграммы работы сумматора.
3. Составить и защитить отчет по результатам исследований, в котором должны быть приведены принципиальные схемы, временные диаграммы,

таблицы с результатами выполнения работы и выводы с пояснением принципа действия микросхем.

Краткие сведения из теории

Простейшим суммирующим элементом является полусумматор. Он имеет два входа – A и B и два выхода – S (сумма) и C (перенос) (рисунок 7.1, а).

Обозначением полусумматора служат буквы НА (Half-Adder). Его работа описывается уравнениями:

$$S = A \oplus B, \quad (\text{sum}),$$

$$C_{out} = AB, \quad (\text{carry-out}).$$

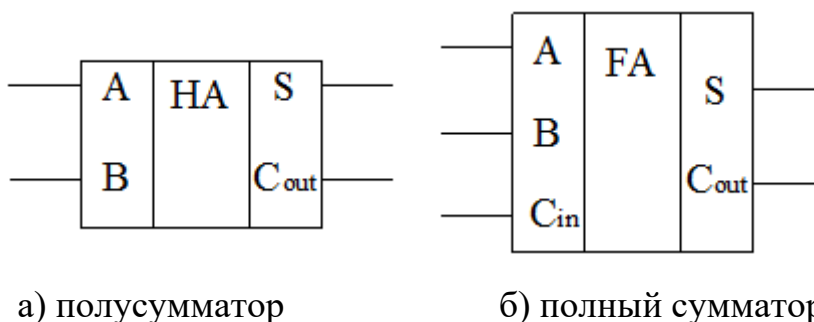


Рисунок 7.1 – Простейшие суммирующие элементы

Процедуру сложения двух n-разрядных двоичных чисел можно представить следующим образом. Сложение цифр A₁ и B₁ младшего разряда дает бит суммы S₁ и бит переноса P₂. В следующем разряде производится сложение цифр A₂, B₂, и P₂, которое формирует бит суммы S₂ и перенос P₃.

Полный одноразрядный сумматор имеет три входа (рисунок 7.1, б): два для слагаемых A и B и один для сигнала переноса с предыдущего разряда. Его работа описывается уравнениями:

$$g = AB \quad (\text{generate}),$$

$$p = A \oplus B \quad (\text{propagate}),$$

$$S = A \oplus B \oplus C_m = p \oplus C_m,$$

$$C_{out} = AB + (A \oplus B)C_{in}.$$

На рисунке 7.2 показана схема, поясняющая принцип действия n -разрядного сумматора с последовательным переносом. Число сумматоров здесь равно числу разрядов. Выход переноса P каждого сумматора соединен со входом переноса следующего, более старшего разряда. На входе переноса сумматора младших разрядов установлен «0», так как сигнал переноса сюда не поступает.

Слагаемые A_i и B_i складываются во всех разрядах одновременно, а перенос P поступает с окончанием операции сложения в предыдущем разряде.

Быстродействие многоразрядных сумматоров подобного вида ограничено задержкой переноса, так как формирование сигнала переноса на выходе старшего разряда не может произойти до тех пор, пока сигнал переноса младшего разряда не распространится последовательно по всей схеме.

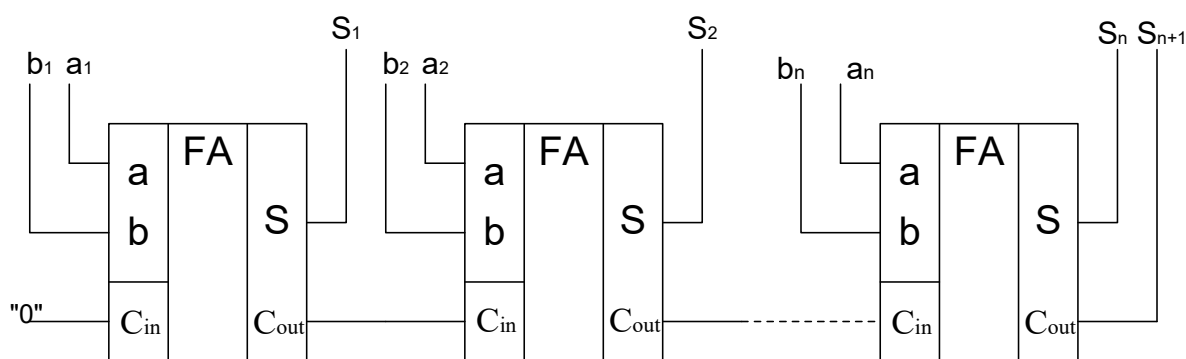


Рисунок 7.2 – Сумматор с последовательным переносом

Время переноса можно уменьшить, вводя параллельный перенос, для чего применяют специальные узлы – блоки ускоренного переноса. Они имеют достаточно сложную схему даже для $n = 5$.

В виде отдельных микросхем выпускаются одноразрядные, двухразрядные и четырехразрядные сумматоры. В семействе ТТЛ это микросхемы соответственно К155ИМ1, ИМ2 и ИМ3. В данной лабораторной работе исследуется микросхема К155ИМ3 (рисунок 7.3).

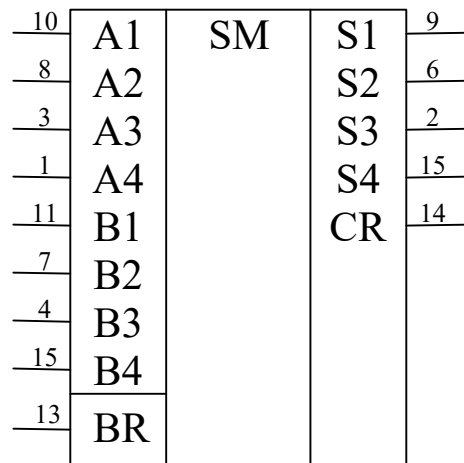


Рисунок 7.3 – Четырехразрядный сумматор К155ИМ3

Микросхема К155ИМ3 представляет собой быстродействующий полный сумматор. Он принимает два четырехразрядных слова по входам данных A_i и B_i , а по входу BR сигнал переноса. Сумматор работает как с положительной (высокий уровень – единица), так и с отрицательной логикой (низкий уровень – единица).

Суммирование происходит согласно уравнению:

$$BR + 2^0 (A1 + B1) + 2^1 (A2 + B2) + 2^2 (A3 + B3) + 2^3 (A4 + B4) = 2^0 S1 + 2^1 S2 + 2^2 S3 + 2^3 S4 + 2^4 CR .$$

Если выбрана положительная логика, то вход BR нельзя оставлять свободным, если он не используется необходимо соединить его с низким уровнем.

При сложении отрицательных чисел используют обратный или дополнительный по модулю коды. Сложение в дополнительном коде операндов A и $-B$ по модулю P осуществляется в соответствии с выражением:

$$|A - B|_p^+ = |A + (p - B)|_p^+,$$

где $|\bullet|_p^+$ – операция вычисления остатка целочисленного деления по модулю p ; $A, B \in GF(p)$.

Вычисление суммы двух операндов в обратном коде осуществляется в соответствии с выражением:

$$|A - B|_p^+ = |A + (p - 1 - B) + 1|_p^+,$$

где $(p - 1 - B)$ – обратный код числа $-B$.

Описание лабораторной установки

Исследуемая микросхема K155ИМ3 (D7) расположена на печатной плате сменного устройства УС-15, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК), расположенного на лицевой панели БУК. Значение первого операнда (A) задается кнопками «9»...«12» (СЗР...МЗР), значение второго операнда (B) – кнопками «13»...«16» (СЗР...МЗР). Перенос с предыдущего сумматора задается кнопкой «8» (рисунок 7.4). Генерация «логической единицы» («1») происходит при нажатой кнопке, а «логического нуля» («0») – при не нажатой. Выходные сигналы отображаются на правом и левом цифровом табло в двоичном коде и на первом и втором индикаторах левого цифрового табло в десятичном коде.



Рисунок 7.4 – Функциональная схема установки для исследования цифрового сумматора

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-15 и установить его в разъем Х4 универсальной лабораторной установки К32.

4.2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-15, нажав кнопку «+5 В».

3. Сложить на сумматоре операнды, представленные в соответствии с вариантом задания (таблица 7.1). Сложение отрицательных чисел произвести в обратном и дополнительном кодах. Результаты сложения представить в таблице, содержащей столбцы с заданными значениями операндов в десятичном коде, дополнительном и обратном кодах (в двоичной записи), результатами сложения в десятичном и двоичном представлениях (последовательность записи CRS4S3S2S1).

Таблица 7.1 – Варианты заданий для исследования работы сумматора

№ №	A	B	BR	№ №	A	B	BR	№ №	A	B	BR	№ №	A	B	BR
1	7	3	0	6	2	14	1	11	10	5	0	16	6	6	1
	-5	9	1		-2	-5	0		15	-11	1		-5	-12	0
2	9	15	1	7	8	13	1	12	7	7	1	17	14	6	1
	-8	14	0		6	-9	1		-7	8	0		-5	6	1
3	6	4	1	8	4	6	0	13	8	7	1	18	3	8	0
	-2	5	0		-6	-2	1		6	-13	0		-3	9	1
4	12	1	1	9	11	10	1	14	13	3	1	19	9	5	0
	-12	5	0		12	-13	1		-13	6	0		-2	-9	0
5	1	6	1	10	13	7	0	15	9	10	1	20	4	5	1
	6	-1	1		-9	15	1		-1	9	0		-4	15	0

4. Изобразить временные диаграммы последовательного сложения операндов из задания. Диаграмма должна содержать значения на входах и выходах сумматора.

5. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- принципиальные схемы с указанием на них номеров, задействованных кнопок программатора кодов и индикаторов;
- временные диаграммы работы микросхем и таблицы результатов, выводы по проделанной работе.

Контрольные вопросы к защите лабораторной работы

1. Какие типы сумматоров вам известны?
2. Изобразите внутреннюю структуру полусумматора и полного сумматора (с использованием элементов ИЛИ-НЕ, И-НЕ, исключающее ИЛИ, ИЛИ, И, НЕ).
3. По модулю какого числа осуществляет сложение сумматор K155ИМ3 если не учитывать CR, или CR и S4, или CR и S4 и S3, или CR и S4 и S3 и S2?
4. Как осуществляется сложение чисел в обратном и дополнительном кодах? В чем их преимущества и недостатки?
5. Чем объясняется использованием различных кодов в ЭВМ? Какие коды вы знаете?
6. Как осуществить сложение трех операндов на одном сумматоре? Изобразите внутреннюю структуру двухразрядного сумматора на три операнда.

Лабораторная работа 8

Исследование работы регистров сдвига информации

Цель работы: исследовать работу универсального и реверсивного сдвиговых регистров.

Программа работы

1. Исследовать функциональные возможности четырехразрядного уни-

версального сдвигового регистра ИС К155ИР1. Построить временные диаграммы работы исследованной микросхемы.

2. Исследовать функциональные возможности схем соединения ИС К155ИР1 (реверсивный сдвиговый регистр, восьмиразрядный регистр).

3. Исследовать функциональные возможности восьмиразрядного реверсивного сдвигового регистра ИС К155ИР13. Построить временные диаграммы работы исследованной микросхемы.

4. Составить и защитить отчет по результатам исследований, в котором должны быть приведены принципиальные схемы, временные диаграммы и выводы с пояснением принципа действия микросхем.

Краткие сведения из теории

Параллельные регистры – это устройства, предназначенные для записи, хранения и выдачи информации, представленной в виде двоичных кодов. Для хранения каждого двоичного разряда в регистре используется одна триггерная ячейка.

Для запоминания многоразрядных слов необходимое число триггеров объединяют вместе и рассматривают как единый функциональный узел-регистр. Если регистр построен на триггерах-защелках, то его называют регистр-защелка. Типовыми внешними связями регистра являются информационные входы D ; вход сигнала записи (или загрузки) C , вход гашения R , выходы триггеров Q . В упрощенном варианте регистр может не иметь входа гашения и инверсных выходов.

На рисунке 8.1 показана схема четырехразрядного регистра, выполненного на базе ИМС К155ТМ5 и К155ЛИ1.

При подаче управляющего сигнала $Y1 = 1$ информация по входам $D0...D3$ записывается одновременно в соответствующие разряды четырех D -триггеров. При $Y1 = Y2 = 0$ информация хранится в регистре памяти, а при $Y2=1$ происходит параллельное считывание информации.

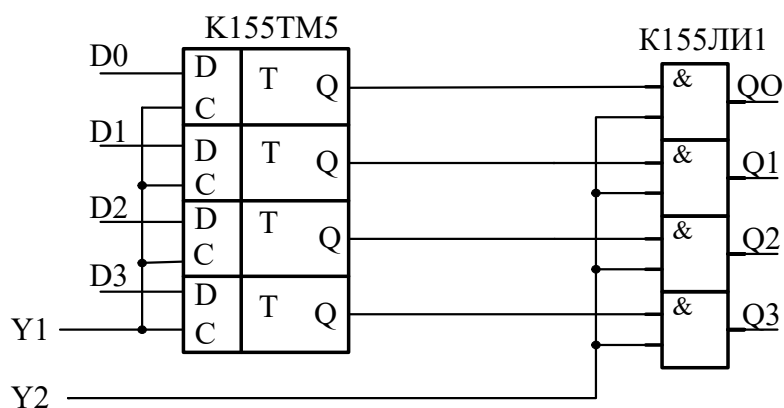


Рисунок 8.1 – Четырехразрядный параллельный регистр

Выпускаемые промышленностью регистры иногда объединяют на кристалле микросхемы с другими узлами, в паре с которыми регистры часто используются в схемах цифровой аппаратуры. Пример такого комплексного узла – микросхема многорежимного буферного регистра (МБР) К589ИР12, основу которой составляет 8-разрядный регистр-защелка с входами D0...D7, C, R и восемью выходами Q0...Q7, снабженными усилителями мощности (буферами) с тремя состояниями выхода. Кроме того, в состав микросхемы входят несколько элементов управления. Усилители с тремя состояниями выхода имеет и 4-разрядный регистр К155ИР15, построенный на непрозрачных триггерах без свойств захвата или проницаемости, т. е. управляемых строго фронтом.

Сдвигающий или сдвиговый регистр (shift register) это регистр, содержимое которого при подаче управляющего сигнала СДВИГ может сдвигаться в сторону старших или младших разрядов. Схема сдвигающего регистра из цепочки непрозрачных триггеров показана на рисунке 8.2.

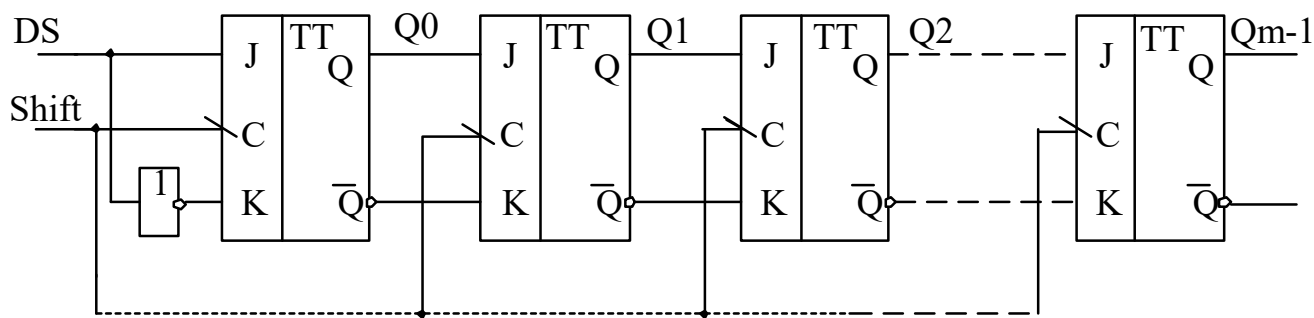


Рисунок 8.2 – Сдвигающий регистр

Пусть на рисунке триггер Q_0 – младший, Q_{m-1} – старший; вход каждого триггера (кроме Q_0) подключен к выходу соседнего младшего триггера. Когда на все C входы триггеров поступает активный спад сигнала $Shift$, выход каждого триггера принимает состояние своего младшего соседа и, таким образом, информация, содержащаяся в регистре, сдвигается на один разряд в сторону старших разрядов, влево. Триггер Q_0 принимает при этом состояние последовательного входа DS (data serial). Информация, поступившая на вход DS во время какого-либо такта, появится на выходе Q_{m-1} через m тактов.

Существенно, что в схеме использованы именно непрозрачные триггеры. Если поставить прозрачные защелки, то при активном уровне сигнала $Shift$ все триггеры становятся прозрачными, и сигнал DS успеет пройти столько триггеров, сколько позволит длительность сигнала $Shift$.

Часто требуются более сложные регистры: с параллельной синхронной записью информации, реверсивные, с параллельно-последовательной записью. Такие регистры называются универсальными. Примером такого регистра служит ИМС К155ИР11. Регистр может работать в четырех режимах: параллельное занесение данных, сдвиг влево, сдвиг вправо, хранение данных.

В арифметике сдвиг числа на один разряд влево соответствует умножению его на 2, сдвиг вправо – делению пополам.

В аппаратуре передачи данных универсальные регистры преобразуют параллельный код в последовательный и обратно. Передача данных последо-

вательным кодом по сравнению с передачей параллельным существенно экономит число линий связи. Это покупается ценой увеличения времени обмена.

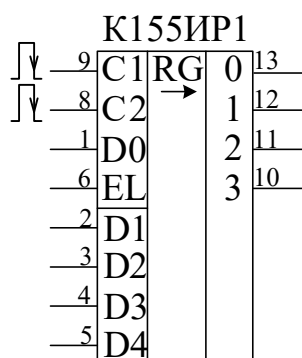


Рисунок 8.3 – Микросхема сдвигового регистра К155ИР1

Микросхема К155ИР1 – четырехразрядный сдвигающий регистр позволяет производить последовательную и параллельную запись информации в триггеры регистра, последовательное и параллельное считывание информации, сдвиг информации (рисунок 8.3).

Функциональное назначение выводов микросхемы:

C1 – служит для подачи положительных тактовых импульсов, сдвигающих информацию, причем сдвиг происходит по спадам импульсов.

C2 – запись в триггеры регистра информации, имеющейся на входах D1 – D4.

EL – управляющий вход. При лог. 1 на входе EL возможна запись со входов D1 – D4. При лог. 0 – сдвиг.

DO – для последовательной записи информации. Запись происходит в режиме сдвига.

Наличие управляющего входа EL расширяет возможности использования микросхемы. Если соединить между собой входы C1 и C2, можно сдвигом и записью, лишь изменяя логический уровень на входе EL.

Если соединить между собой входы C2 и EL, специального управляющего сигнала в этом случае не потребуется – сдвиг будет происходить при подаче импульсов на вход C1, запись – при подаче импульсов на C2.

Если вход D1 подключить к выходу 2, D2 – к выходу 3, D3 – к выходу 4, а D4 использовать в качестве входа последовательной записи, то получится реверсивный сдвигающий регистр. При подаче импульсов на вход С1 будет происходить последовательная запись информации со входа D0 и сдвиг в сторону возрастания номеров выходов (сдвиг вправо). При подаче импульсов на вход С2 запись будет происходить с входа D4, сдвиг – в сторону уменьшения номеров выходов (сдвиг влево). В полученный таким образом реверсивный сдвигающий регистр параллельная запись информации невозможна.

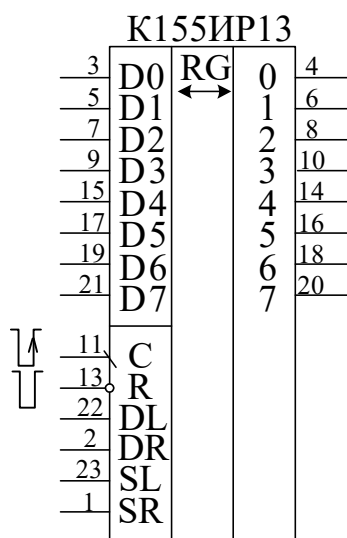


Рисунок 8.4 – Микросхема сдвигающего регистра К155ИР13

Микросхема К155ИР13 (рисунок 8.4) – восьмиразрядный реверсивный сдвигающий регистр, имеет 8 выходов параллельного кода и следующие входы: D1...D8 – для подачи информации при параллельной записи, DR и DL – для подачи информации при последовательной записи и сдвиге вправо и влево соответственно, С – для подачи тактовых импульсов, SR и SL – для управления режимом и R – для сброса триггеров регистра. При подаче на вход R лог. 0 происходит сброс всех триггеров счетчика независимо от состояния других входов. Любые другие изменения состояния регистра происходят лишь по спаду импульса отрицательной полярности на входе С. При лог. 1 на входе SR и лог. 0 на входе SL по спаду импульса на входе С происходит

сдвиг информации вправо (в сторону возрастания номеров выходов). В первый разряд сдвигающего регистра последовательный прием информации осуществляется с входа DR. При лог. 1 на входе SL и лог. 0 на входе SR сдвиг осуществляется влево, прием информации в восьмой разряд регистра – с входа DL. Если лог. 1 подать сразу на оба входа SR и SL, по спаду импульса отрицательной полярности на входе C произойдет параллельная запись в регистр информации со входов D1 – D8. Подача лог. 0 на оба входа SR и SL блокирует тактовые импульсы, подаваемые на вход C, и по ним информация в регистре уже не будет меняться. Однако, если при лог. 0 на входе C вначале хотя бы на одном из входов SR или SL имелась лог. 1, затем на обоих входах – лог. 0, это изменение будет воспринято микросхемой как спад тактового импульса, по которому произойдет сдвиг или параллельная запись, в зависимости от состояния входов SR и SL перед появлением лог. 0 на обоих входах. Указанное свойство микросхемы позволяет, подав постоянно лог. 0 на вход C, использовать вход SR для подачи импульсов сдвига вправо, вход SL – для подачи импульсов сдвига влево. Сдвиг будет происходить по спадам импульсов положительной полярности. Если изменение сигнала с лог. 1 на лог. 0 произойдет одновременно на обоих входах SR и SL, осуществится параллельная запись информации с входов D1...D8.

Описание лабораторной установки

Исследуемые микросхемы K155IP1 (D2, D3) и K155IP13 (D4) расположены на печатной плате сменного устройства УС-17, входящего в комплект лабораторного оборудования К32. Управляющие сигналы подаются с помощью кнопок программатора кодов (ПК) и программатора серии импульсов (ПСИ), расположенных на лицевой панели БУК. Кнопкой «13» осуществляется переключение подачи серии импульсов от ГСИ между входами С1 и С2 микросхемы K155IP1 (рисунок 8.5). Информационные и управляющие сигналы для D2 задаются кнопками «3»...«8», а для D3 – кнопками «1», «2», «11». Кнопкой 14 осуществляется переключение входов семисегментных индикаторов между выхода-

ми микросхем D2, D3 и микросхемы D4. На информационные входы микросхемы K155 ИР13 сигналы задаются кнопками «1»...«8», а управляющие – кнопками «9»...«11», «13», «16» и ПСИ. Выходные сигналы индуцируются на цифровом табло в двоичном коде (рисунок 8.5). Микросхема D1 типа K155ЛАЗ, D5...D8 типа K155ЛИ1, D9 и D10 – K155ЛЛ1.

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-17 и установить его в разъем Х4 универсальной лабораторной установки К32.

2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-17, нажав кнопку «+5 В».

3. Произвести параллельную загрузку в регистр D2 числа, соответствующего вашему варианту (см. таблица 8.1), и произвести сдвиг информации на заданное количество разрядов. Построить временные диаграммы работы исследованной микросхемы.

4. Произвести последовательную загрузку числа из таблицы 8.1 в D2. Произвести сдвиг записанной информации. Построить временные диаграммы работы исследованной микросхемы.

5. Соединить XS3 с XS4 и записать в регистр D3 число из таблицы 7.2, используя сначала вход D0 (сдвиг вправо), а затем D4 (сдвиг влево). Построить временные диаграммы работы исследованной микросхемы. После опыта разъединить XS3 с XS4.

6. Произвести соединение XS1 с XS2 и исследовать каскад из двух регистров D2 и D3 на восемь разрядов. Осуществить запись в регистры числа из таблицы 8.3. Построить временные диаграммы работы исследованного схемного соединения.

7. Исследовать функциональные возможности регистра K155ИР13. Произвести параллельную загрузку числа из таблицы 8.3, осуществить сдвиг вправо на количество разрядов N, указанных в данной таблице, и сдвиг влево на число разрядов (8 – N). Построить временные диаграммы исследованного

режима работы микросхемы. Произвести сброс записанной ранее информации. Осуществить последовательную загрузку данных со сдвигом четырех разрядов вправо и четырех разрядов влево таким образом, чтобы содержимое регистра было равно инверсии записанного ранее числа. Построить временные диаграммы исследованного режима работы микросхемы.

8. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов, ГСИ и индикаторов;
- временные диаграммы работы микросхем, таблицы истинности и таблицы результатов, выводы по проделанной работе.

Таблица 8.1 – Варианты заданий для исследования работы К155ИР1

№№ варианта		Загружаемое число	Количество сдвигаемых разрядов
1	17	0101	2
2	18	1001	3
3	19	0110	3
4	20	0011	2
5	21	0100	2
6	22	0101	3
7	23	0110	2
8	24	0111	2
9	25	1000	3
10	26	1001	2
11	27	1010	3
12	28	1011	2
13	29	1100	3
14	30	1101	3
15	31	1110	2
16	32	1111	2

Контрольные вопросы к защите лабораторной работы

1. Функциональное назначение регистров.
2. Можно ли построить сдвиговый регистр на одноступенчатых триггерах?
3. Как реализовать регистровую память, используя исследованные микросхемы и дешифратор?
4. Как использовать исследованные микросхемы для реализации логических и арифметических операций?
5. Для чего на функциональной схеме лабораторной установки (рисунок 7.5) используются микросхемы D5 – D10.

Таблица 8.2 – Варианты заданий для исследования работы K155ИР1 в реверсивной схеме включения

№№ варианта		Загружаемое число	
		D0	D4
1	17	0101	1100
2	18	1001	1101
3	19	0110	1110
4	20	0011	1111
5	21	0100	0101
6	22	0101	0110
7	23	0110	0111
8	24	0111	1000
9	25	1000	1001
10	26	1001	0101
11	27	1010	0101
12	28	1011	1001
13	29	1100	0110
14	30	1101	0011
15	31	1110	0100
16	32	1111	0101

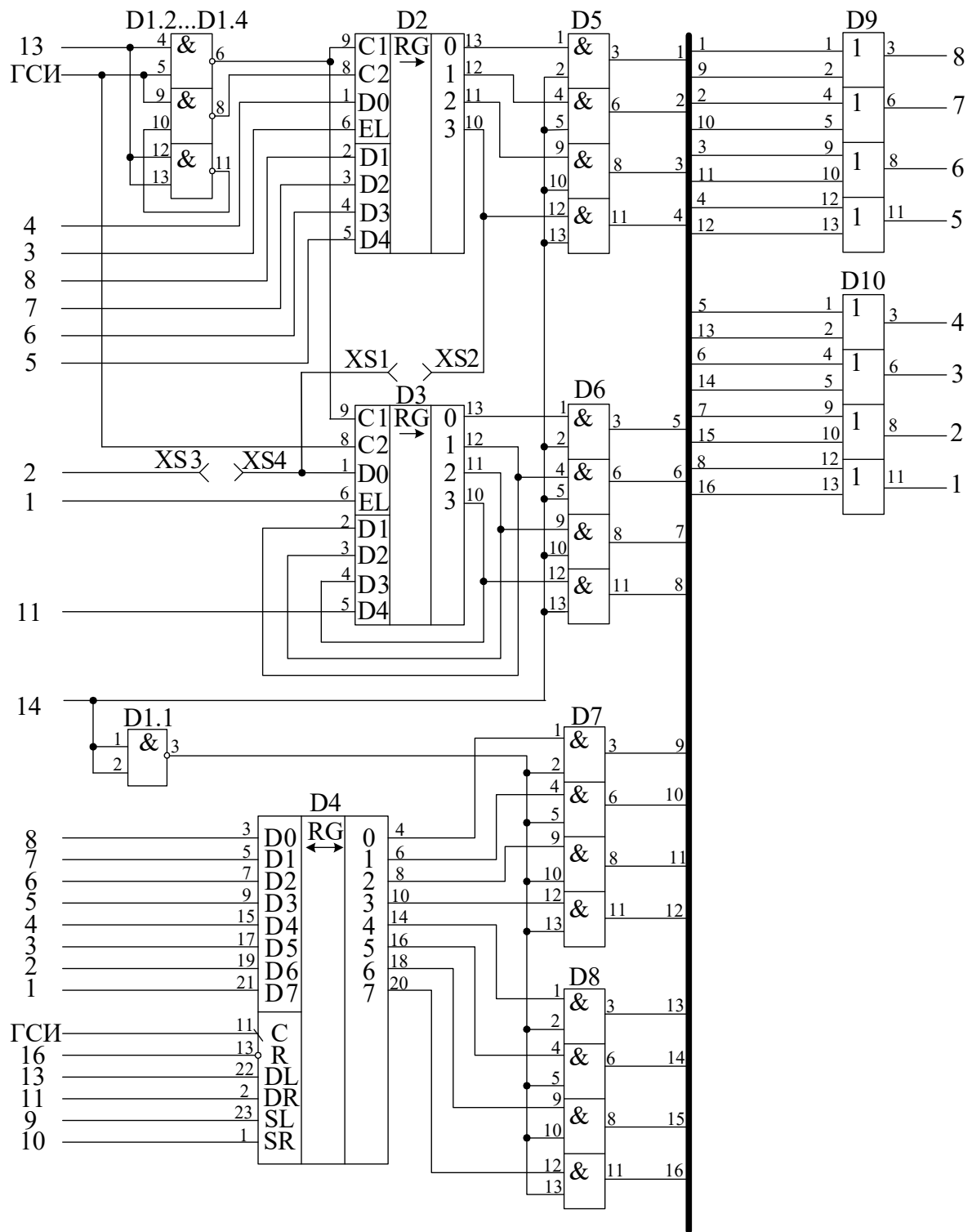


Рисунок 8.5 – Функциональная схема установки для исследования регистров сдвига информации

Таблица 8.3 – Варианты заданий для исследования работы соединения микросхем D2 и D3 и работы микросхемы K155IP13

№ №	Загружаемое число	Количество сдвигаемых разрядов	№ №	Загружаемое число	Количество сдвигаемых разрядов
1	01010001	5	1	11000001	5
2	10011010	4	2	01110010	4
3	01100011	2	3	10010011	2
4	01010100	3	4	11000100	3
5	00100101	5	5	11110101	5
6	10101110	2	6	11010110	2
7	11000111	4	7	01100111	4
8	00101000	3	8	01101000	3
9	01001001	2	9	11001001	2
10	11001010	3	10	00011010	3
11	00101011	5	11	00111011	5
12	10001100	4	12	11001101	4
13	10001101	6	13	01001101	6
14	10101110	3	14	00101110	3
15	00101111	4	15	01101111	4
16	01010001	5	16	10010001	5
17	10010010	6	17	00110010	6
18	01010011	4	18	01110011	4

Лабораторная работа 9

Исследование работы преобразователей кодов

Цель работы: исследовать принцип действия преобразователей двоично-десятичного кода в двоичный и двоичного кода в двоично-десятичный.

Программа работы

1. Исследовать функциональные возможности преобразователя двоично-десятичного кода в двоичный ИМС типа K155IP6.
2. Исследовать функциональные возможности преобразователя двоичного кода в двоично-десятичный ИМС типа K155IP7.
3. Составить и защитить отчет по результатам исследований, в котором должны быть приведены принципиальные схемы, временные диаграммы,

таблицы с результатами выполнения работы и выводы с пояснением принципа действия микросхем.

Краткие сведения из теории

Микросхемы К155ПР6 и К155ПР7 служат для преобразования двоично-десятичного кода в двоичный и двоичного кода в двоично-десятичный соответственно. Микросхемы являются постоянными запоминающими устройствами, программирование которых произведено на заводе-изготовителе. Управление выбором нужной микросхемы осуществляется подачей лог. 0 на вход Е микросхемы. Для микросхем, на входы Е которых подана лог. 1, на всех выходах также лог. 1.

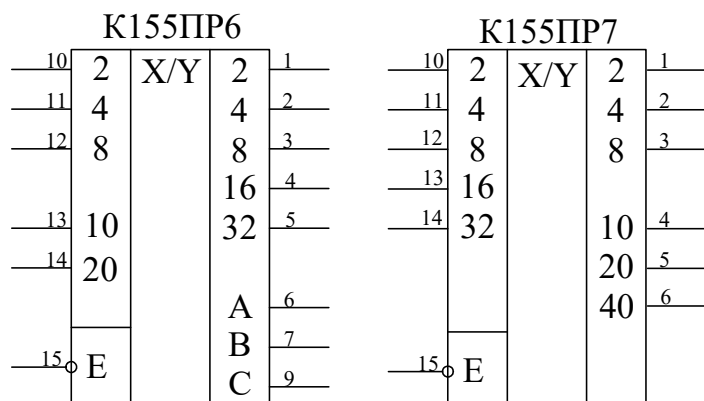


Рисунок 9.1 – Микросхемы К155ПР6 и К155ПР7

Включение микросхем К155ПР6 и К155ПР7 в простейшем варианте проиллюстрировано на рисунке 9.2. Одна микросхема К155ПР6 позволяет преобразовать двоично-десятичный код чисел 0...39 в двоичный. Младший разряд (разряд единиц) передается мимо микросхем, так как он совпадает в двоично-десятичном и двоичном кодах. Аналогично одну микросхему К155ПР7 можно использовать для преобразования двоичного кода чисел 0...63 в двоично-десятичный.

Микросхема К155ПР6 позволяет также преобразовать двоично-десятичный код чисел 0...9 в код дополнения до 9 (рисунок 9.3, а) и до 10

(рисунок 9.3, б). Сумма десятичных чисел, соответствующих входному и выходному кодам схемы рисунка 9.3 (а), равна 9, а схемы рисунка 9.3 (б) – 10. В схеме рисунка 9.3 (б) при входном коде, соответствующем числу 0, выходной код также соответствует 0.

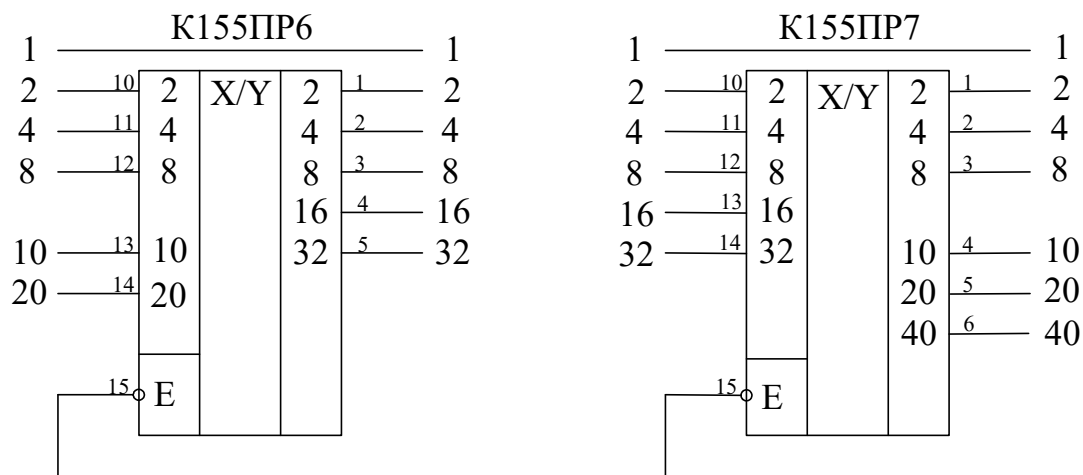


Рисунок 9.2 – Простейшее включение микросхемы K155PR6 и K155PR7

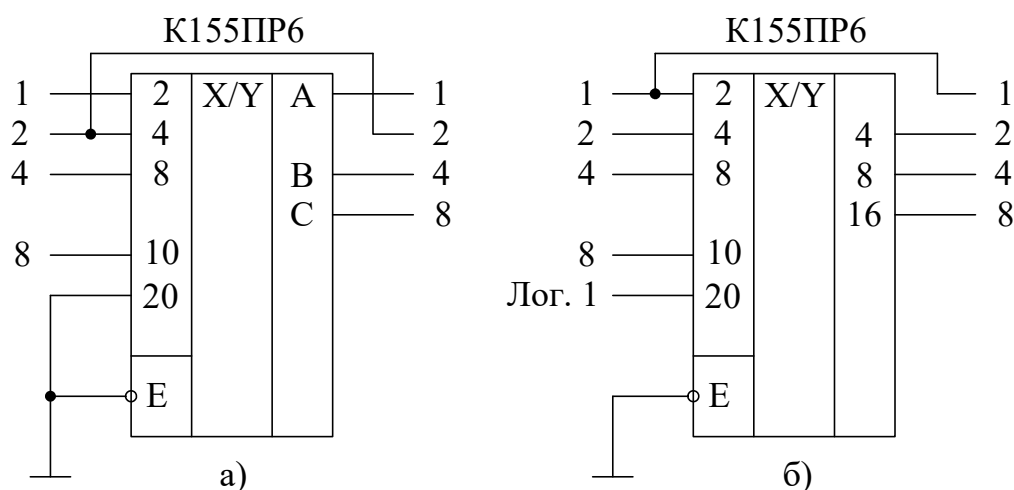


Рисунок 9.3 – Преобразователь кода в дополнение до 9 (а)
и в дополнение до 10 (б)

Микросхему K155PR6 можно применять для преобразования данных, вводимых в двоично-десятичном коде, в двоичный, например для ввода двоично-десятичного кода в цифроаналоговый преобразователь, работающий, как правило, в двоичном коде.

Микросхема K155PR7 может быть использована для преобразования в

десятичный вид данных, полученных в двоичном коде, например с выхода аналого-цифрового преобразователя для индикации в десятичном виде.

Разрядности одиночных микросхем недостаточно для решения большинства задач преобразования кодов, в этих случаях применяют каскадное соединение микросхем. На рисунке 9.4 показано соединение двух микросхем К155ПР6 для преобразования двоично-десятичных кодов чисел 0...99 в двоичный, на рисунке 9.5 – шести микросхем для преобразования кодов чисел 0...999. На рисунках 9.6 и 9.7 представлены схемы для преобразования двоичных кодов чисел 0...255 и 0...511 в десятичный. Для преобразования кодов десятичных чисел 0...9999 в двоичный требуется 19 микросхем К155ПР6, а для преобразования кодов двоичных чисел 0...4095 и 0...65535 в двоично-десятичный – соответственно 8 и 16 микросхем К155ПР7.

Микросхемы К155ПР6 и К155ПР7 выполнены с «открытым» коллекторным выходом, поэтому для обеспечения помехоустойчивой работы микросхем между их выходами и плюсом питания следует устанавливать нагрузочные резисторы 1...5.1 кОм, эти резисторы на приведенных схемах условно не показаны. Вход разрешения работы микросхем Е должен быть подключен к общему проводу, при подаче на него лог. 1 все выходы переходят в выключенное состояние.

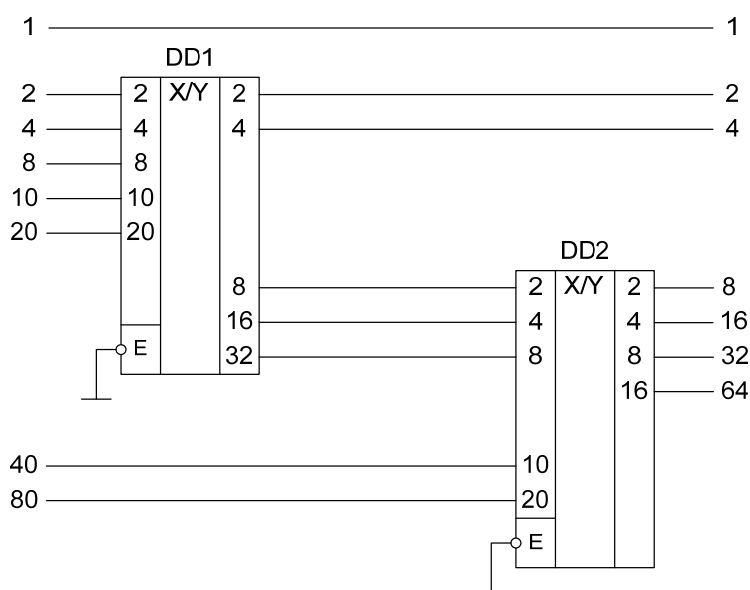


Рисунок 9.4 – Преобразователь двоично-десятичного кода чисел до 99 в двоичный

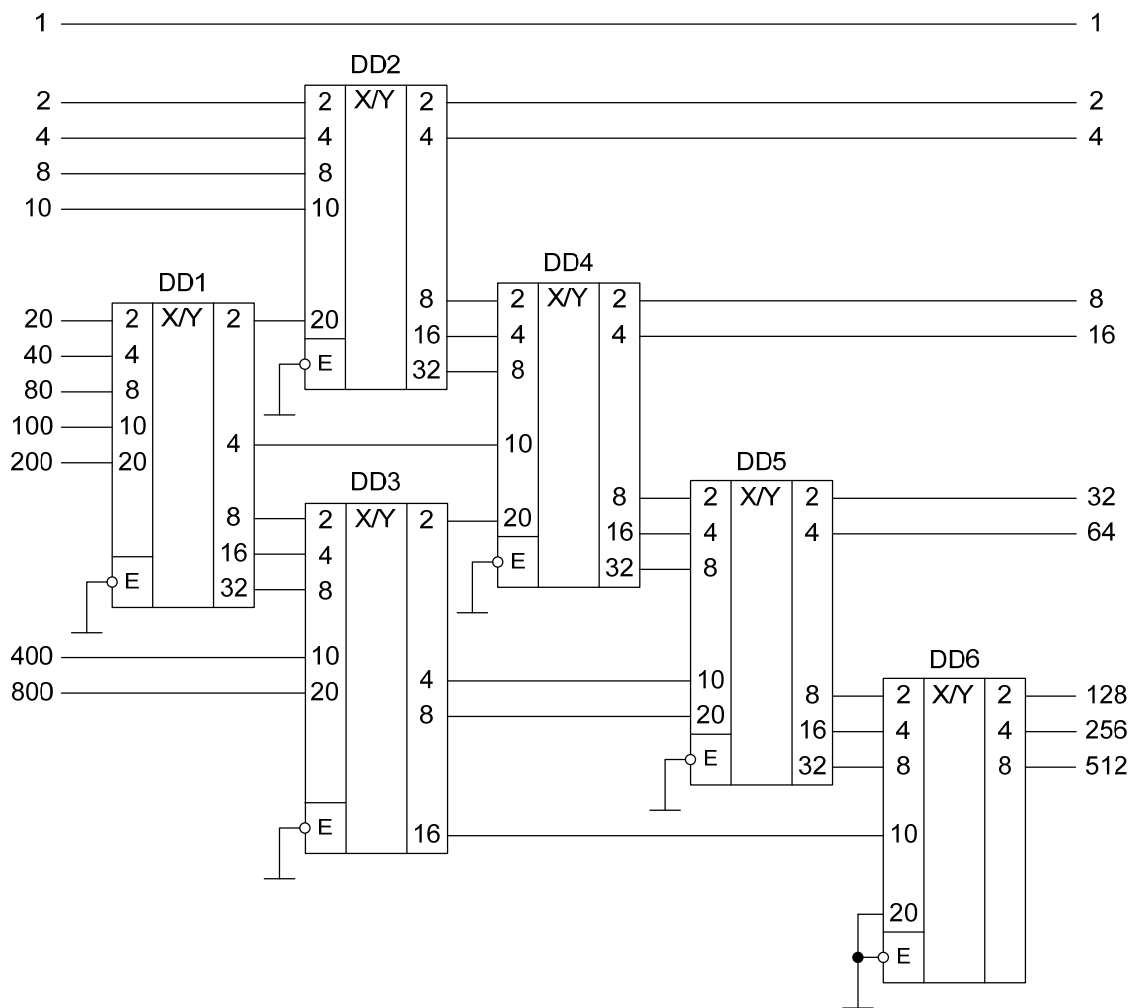


Рисунок 9.5 – Преобразователь двоично-десятичного кода чисел до 999 в двоичный

Описание лабораторной установки

Исследуемые микросхемы К155ПР6 (DD2) и К155ПР7 (DD3) расположены на печатной плате сменного устройства УС-18, входящего в комплект лабораторного оборудования К32. Переключение между микросхемами осуществляется кнопкой «1», а задание кода – кнопками «3»...«8» программатора кодов (см. рисунок 9.8). Выходные сигналы индицируются на цифровых табло в двоичном коде. Микросхема DD1 типа К155ЛН1, DD4 и DD5 – К155ЛИ1.

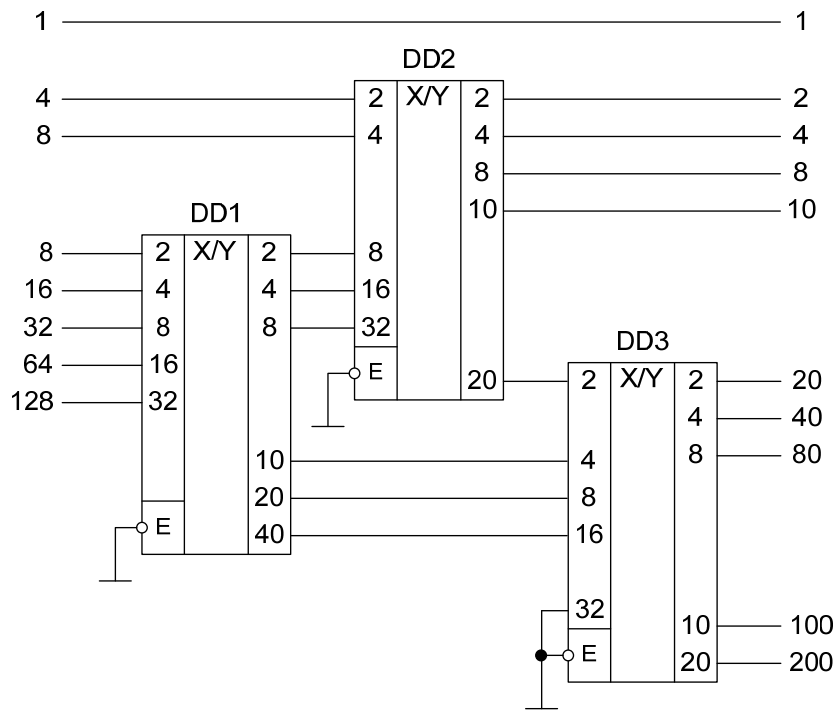


Рисунок 9.6 – Преобразователь двоичного кода чисел до 255
в двоично-десятичный

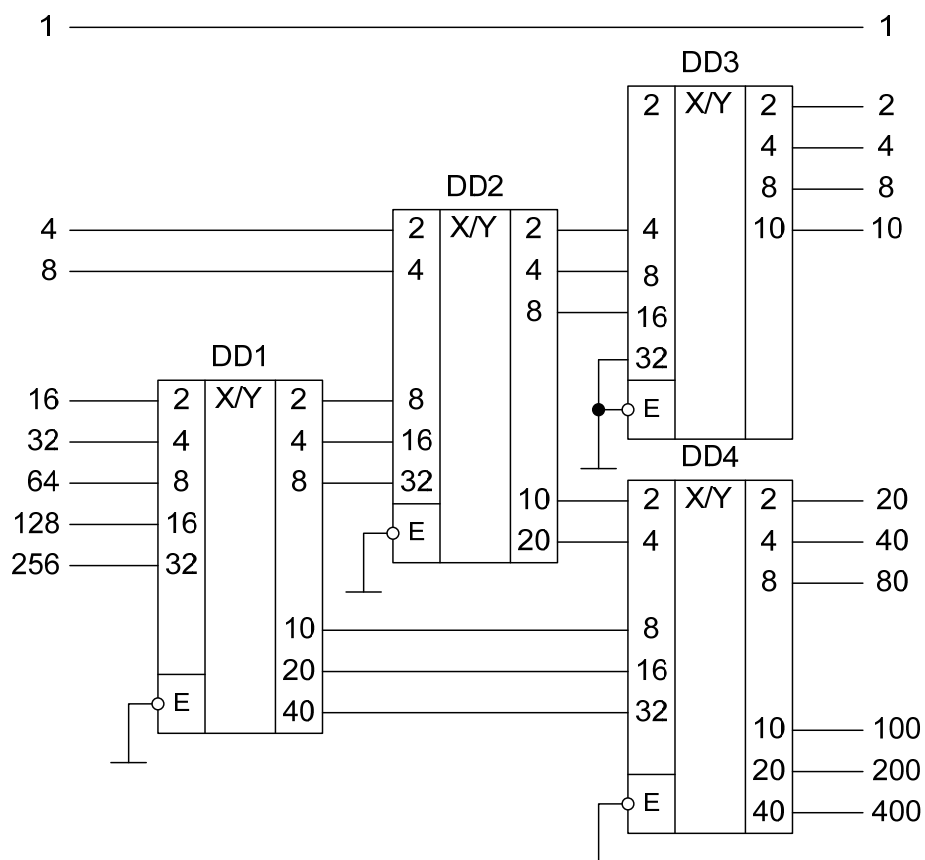


Рисунок 9.7 – Преобразователь двоичного кода чисел до 511
в двоично-десятичный

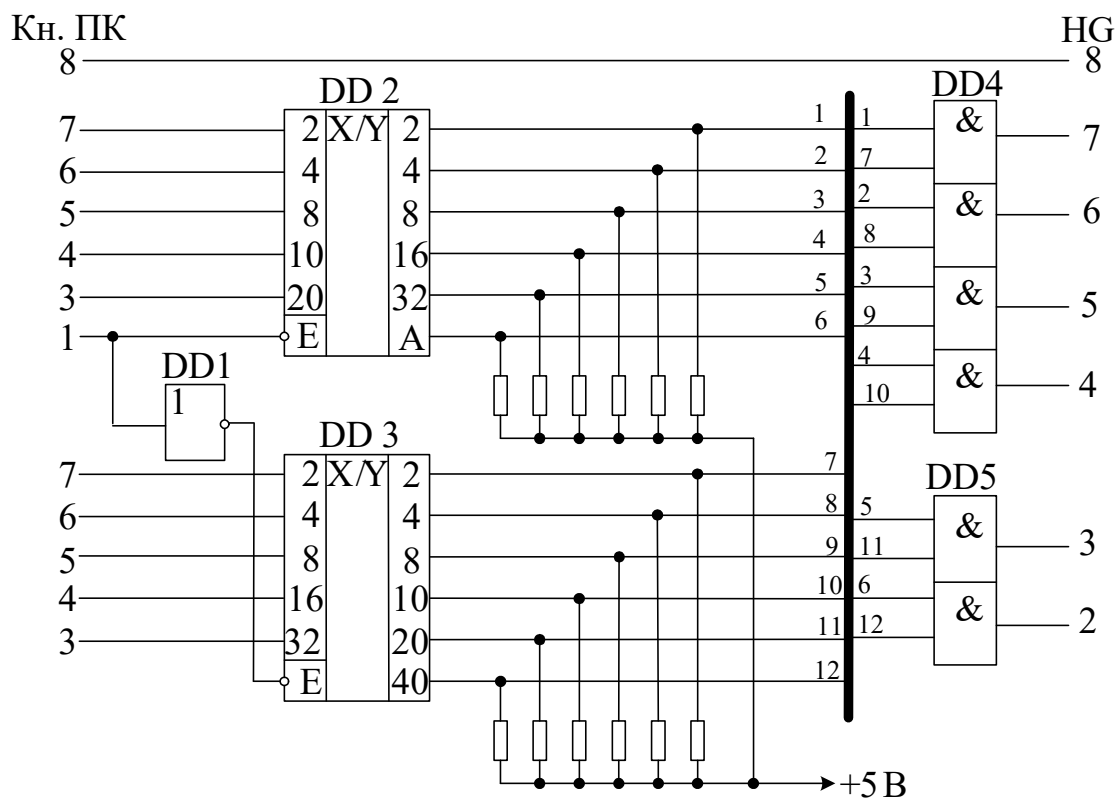


Рисунок 9.8 – Функциональная схема установки для исследования преобразователей кода

Последовательность выполнения работы

1. Закрепить на кронштейне устройство сменное УС-18 и установить его в разъем Х4 универсальной лабораторной установки К32.
2. Включить питание установки нажатием кнопки «СЕТЬ» и питание УС-18, нажав кнопку «+5 В».
3. Произвести перевод чисел из двоичного в двоично-десятичное представление на DD3. Числа задает преподаватель. Построить временные диаграммы работы исследованной микросхемы.
4. Произвести перевод чисел двоично-десятичного представления в двоичное на DD2. Числа задает преподаватель. Построить временные диаграммы работы исследованной микросхемы.
5. По завершении работы отжать кнопки «Сеть» и «+5В», вынуть УС из разъема БУК.

Содержание отчета

В соответствии с общими требованиями отчет должен содержать:

- тему и цель лабораторной работы;
- принципиальные схемы с указанием на них номеров задействованных кнопок программатора кодов и индикаторов;
- временные диаграммы работы микросхем и таблицы результатов, выводы по проделанной работе.

Контрольные вопросы к защите лабораторной работы

1. Для чего используется двоично-десятичное кодирование в микропроцессорных системах?
2. Избыточен ли двоично-десятичный код по сравнению с двоичным представлением чисел?
3. Сколько микросхем К155ПР6 потребуется для преобразователя кодов двоично-десятичных чисел 0 – 99999 в двоичный?
4. Сколько микросхем К155ПР6 потребуется для преобразователя кодов двоичных чисел 0 – 2047 в двоично-десятичный?

